

Использование модулей RDMA в устройствах обработки сигналов

Модули ЦОС серии RDMA

Аннотация

Устройства ЦОС RDMA имеют модульную конструкцию, позволяющую адаптировать их для различных задач. В этом документе содержится информация о вариантах применения модулей семейства RDMA в различной комплектации.

Документ предназначен для разработчиков, рассматривающих возможность использования модулей семейства RDMA в своих изделиях.

Содержание

ВВЕДЕНИЕ	2
1 СИСТЕМА ПРИЕМА РАДИОСИГНАЛОВ L-ДИАПАЗОНА (6 КАНАЛОВ).....	3
2 СИСТЕМА ПРИЕМА РАДИОСИГНАЛОВ L-ДИАПАЗОНА (24 КАНАЛА)	5
3 СИСТЕМА ПРИЕМА СИГНАЛОВ ДО 300 МГц (46 КАНАЛОВ)	8
4 УВЕЛИЧЕНИЕ ВЫЧИСЛИТЕЛЬНОЙ МОЩНОСТИ СИСТЕМЫ	11
ВЫВОДЫ	11
СПИСОК ЛИТЕРАТУРЫ.....	12

Введение

Семейство высокопроизводительных модулей серии RDMA предназначено для решения задач обработки сигналов в метрологии, системах связи, радиолокации и т. п.

Целью разработки семейства было создание набора модулей, обеспечивающих создание компактных многоканальных устройств и комплексов цифровой и аналоговой обработки сигналов с размерами, не превышающими допустимые для одной компьютерной платы PCI.

Комплекс приёма и обработки сигналов на базе модулей серии RDMA состоит из ПЭВМ, одного или нескольких модулей RDMA, установленных в слоты PCI компьютера и соответствующего программного обеспечения. Далее рассмотрены возможные примеры реализаций многоканальных комплексов обработки радиосигналов.

1 Система приема радиосигналов L-диапазона (6 каналов)

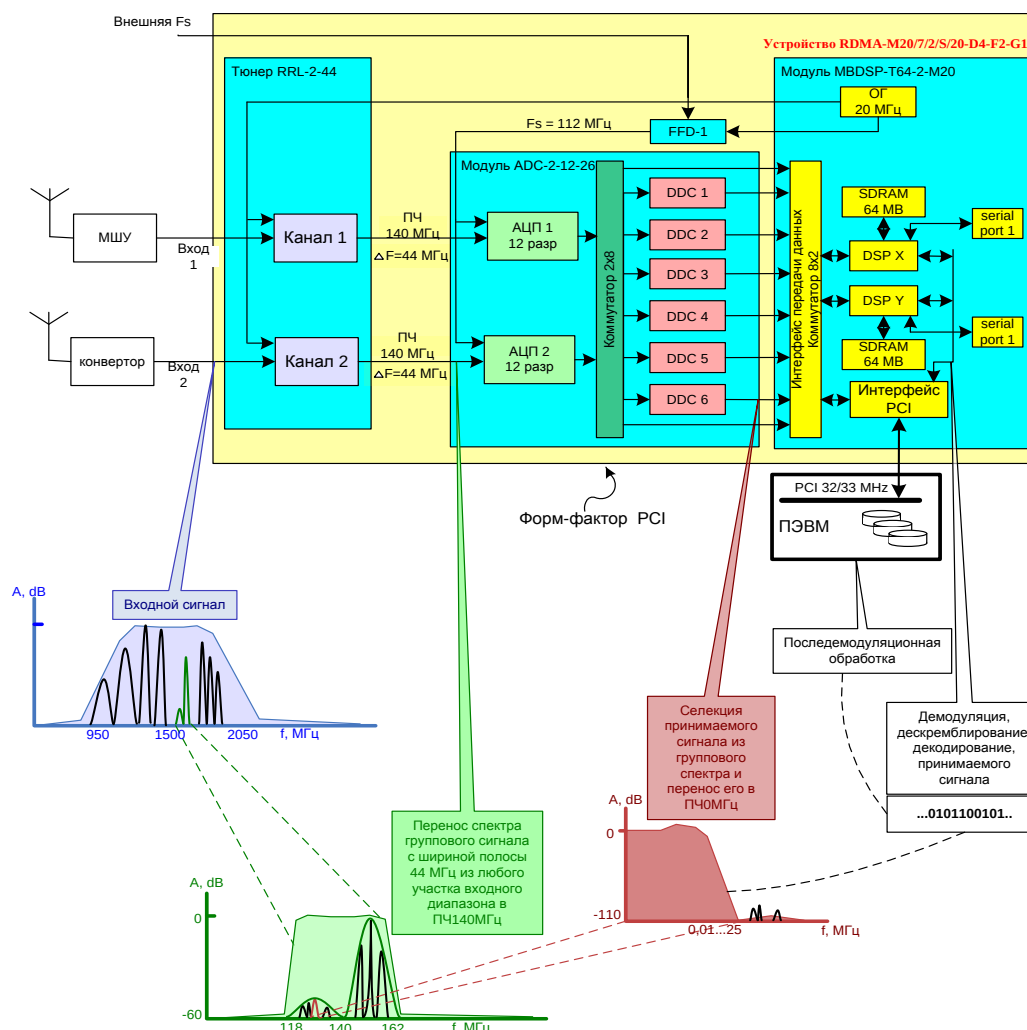
Реализация комплекса приёма и обработки радиосигналов на базе устройства RDMA-M20/1/2/S/20-D4-F2-G1 позволяет получить 6 каналов цифрового приема и фильтрации шириной до 25 МГц, каждый из которых может быть подключен к одному из двух каналов аналогового преобразователя частоты из L-диапазона.



- Двухканальный тюнер, $\Delta F=44\text{ МГц}$;
- двухканальный АЦП 12 разрядов, $F_s=112\text{ МГц}$;
- шестиканальный DDC AD6636;
- два сигнальных процессора TMS320C6416TGLZ1;
- SDRAM 128Мбайт;
- два синхронных последовательных интерфейса (150 Мбит/с).

Для построения одноплатного многоканального комплекса приёма и обработки радиосигналов L-диапазона частот на основе устройства RDMA-M20/1/2/S/20-D4-F2-G1 необходимо подключить входы тюнера RRL-2 к выходам двух независимых антенн через МШУ или преобразователь частоты (конвертор) и использовать один слот PCI в ПЭВМ.

На структурной схеме показаны основные функции устройства при работе в составе многоканального комплекса.



Узлы, изображенные на структурной схеме вне устройства RDMA-M20/1/2/S/20-D4-F2-G1 - выносной преобразователь частоты - конвертор, МШУ, ПЭВМ, а также программное обеспечение обработки сигналов не

входят в комплект поставки и приобретаются или изготавливаются отдельно в соответствии с назначением комплекса.

В состав устройства RDMA-M20/1/2/S/20-D4-F2-G1 входят базовый модуль модификации M20 и три субмодуля серии RDMA: ADC-2-12-26, RRL-2-44 и FFD-1.

На базовом модуле установлены два сигнальных процессора TMS320C6416TGLZ1, каждый из них имеет по 64 MB SDRAM и один последовательный канал передачи данных для обмена с внешними устройствами.

Тюнер RRL-2 обеспечивает двухканальный перенос спектров сигналов с шириной полосы 44 МГц из входного диапазона частот в ПЧ 140 МГц.

Два АЦП в субмодуле ADC-2-12-26 преобразуют сигналы ПЧ с выходов тюнера RRL-2 в цифровые отсчеты с частотой дискретизации 112 МГц. Такая частота является наиболее подходящей с учетом ПЧ 140 МГц и полосы выходных сигналов 44 МГц. Сигнал частоты дискретизации подается от субмодуля FFD-1 или от внешнего генератора через разъем Fs.

С выходов АЦП отсчеты сигналов через коммутатор подаются на входы шестиканального цифрового преобразователя частоты DDC (Digital Down Converter) AD6636, обеспечивающего одновременное выделение 6-ти сигналов из сигнала ПЧ.

Выход любого из 6-ти каналов DDC или выход любого из двух АЦП подключаются через интерфейс и коммутатор к любому из двух процессоров DSP, где могут выполняться функции обработки сигналов, такие, как построение спектра сигнала, измерение параметров сигнала, демодуляция и т.п.

Результаты обработки в сигнальных процессорах при необходимости могут передаваться в память ПЭВМ в режиме реального времени через шину PCI или через внешние последовательные порты передачи данных **Serial port 1** и **Serial port 2** модуля MBDSP-T64-2 к другому устройству RDMA.

Основные технические характеристики устройства RDMA-M20/7/2/S/20-D4-F2-G1:

• Количество ВЧ входов	2;
• Диапазон входных частот	950...2050 МГц;
• Коэффициент шума по ВЧ входам	не более 15 дБ;
• Коэффициент усиления	не менее 40 дБ;
• Центральная частота ПЧ	140 МГц;
• Полоса пропускания фильтра ПЧ по уровню (-3 дБ)	44 МГц;
• Относительная нестабильность частоты гетеродина	$5 \cdot 10^{-8}$;
• Спектральная плотность фазовых шумов сигнала гетеродина при отстройке на 10 кГц от несущей	не более -100 дБ/Гц;
• Диапазон регулировки РРУ в аналоговых каналах приёма	41,5 дБ;
• Шаг регулировки РРУ в аналоговых каналах приёма	0,5 дБ;
• Формирователь сигнала частоты дискретизации АЦП	встроенный или внешний;
• Частота дискретизации АЦП	112 МГц;
• Количество DDC	6;
• Тип DDC	AD6636;
• Минимальный шаг перестройки гетеродинов DDC	менее 1 Гц;
• Ширина полосы пропускания на выходах DDC	от 10 кГц до 25 МГц;
• Количество канальных цифровых фильтров:	
FIR-фильтров с программируемыми коэффициентами	3;
НВ-фильтров	3;
FIR-фильтров с фиксированными коэффициентами	2;
СИС-фильтров	1;
• Подавление за полосой в каждом канале цифрового приёма	до 110 дБ;
• Уровень гармонических составляющих в выходном сигнале	не более -70 дБ;
• Диапазон регулировки АРУ/РРУ в каналах цифрового приёма	96 дБ;
• Двухсигнальный динамический диапазон	не менее 60 дБ;
• Тип сигнальных процессоров DSP	TMS320C6416TGLZ1;
• Количество сигнальных процессоров на базовом модуле	2;
• Объём встроенной динамической памяти типа SDRAM	128 МБ (2x64 МБ);
• Типы встроенных в DSP помехоустойчивых декодеров	TSP и VCP;
• Количество внешних синхронных последовательных интерфейсов	2;
• Скорость обмена данными по последовательным интерфейсам	150 Мбит/с;
• Интерфейс управления	PCI 32/33.

2 Система приема радиосигналов L-диапазона (24 канала)

Реализация комплекса приёма и обработки радиосигналов на базе устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1 позволяет получить 24 канала цифрового преобразования и фильтрации (шириной до 1 МГц) и 6 каналов (шириной до 25 МГц) на любом участке L-диапазона шириной до 72 МГц.



- *тюнер с полосой ПЧ $\Delta F=72$ МГц;*
- *АЦП 12 разрядов, $F_s=186$ МГц;*
- *шестиканальный широкополосный DDC;*
- *24-канальный узкополосный DDC;*
- *два сигнальных процессора TMS320C6416TGLZ7;*
- *SDRAM 256 Мбайт;*
- *два синхронных последовательных интерфейса (150 Мбит/с).*

Для построения одноплатного многоканального комплекса приёма и обработки радиосигналов L-диапазона частот на основе устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1 необходимо подключить вход тюнера RRL-1 к выходу антенны через МШУ или преобразователь частоты (конвертор) и использовать один слот PCI в ПЭВМ.

На структурной схеме показаны основные функции устройства при работе в составе многоканального комплекса. В отличие от описанного выше устройства, в этом устройстве число каналов тюнера и число АЦП снижено до одного, а число каналов DDC увеличено на 24.

Узлы, изображенные на структурной схеме вне устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1 - выносной преобразователь частоты (конвертор), ПЭВМ, а также программное обеспечение обработки сигналов не входят в комплект поставки и приобретаются отдельно в соответствии с назначением комплекса.

В состав устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1 входят базовый модуль серии RDMA (модификация M5) и четыре субмодуля серии RDMA: ADC-2-12-16, RRL-1-72, PDDC-24-24 и FFD-1.

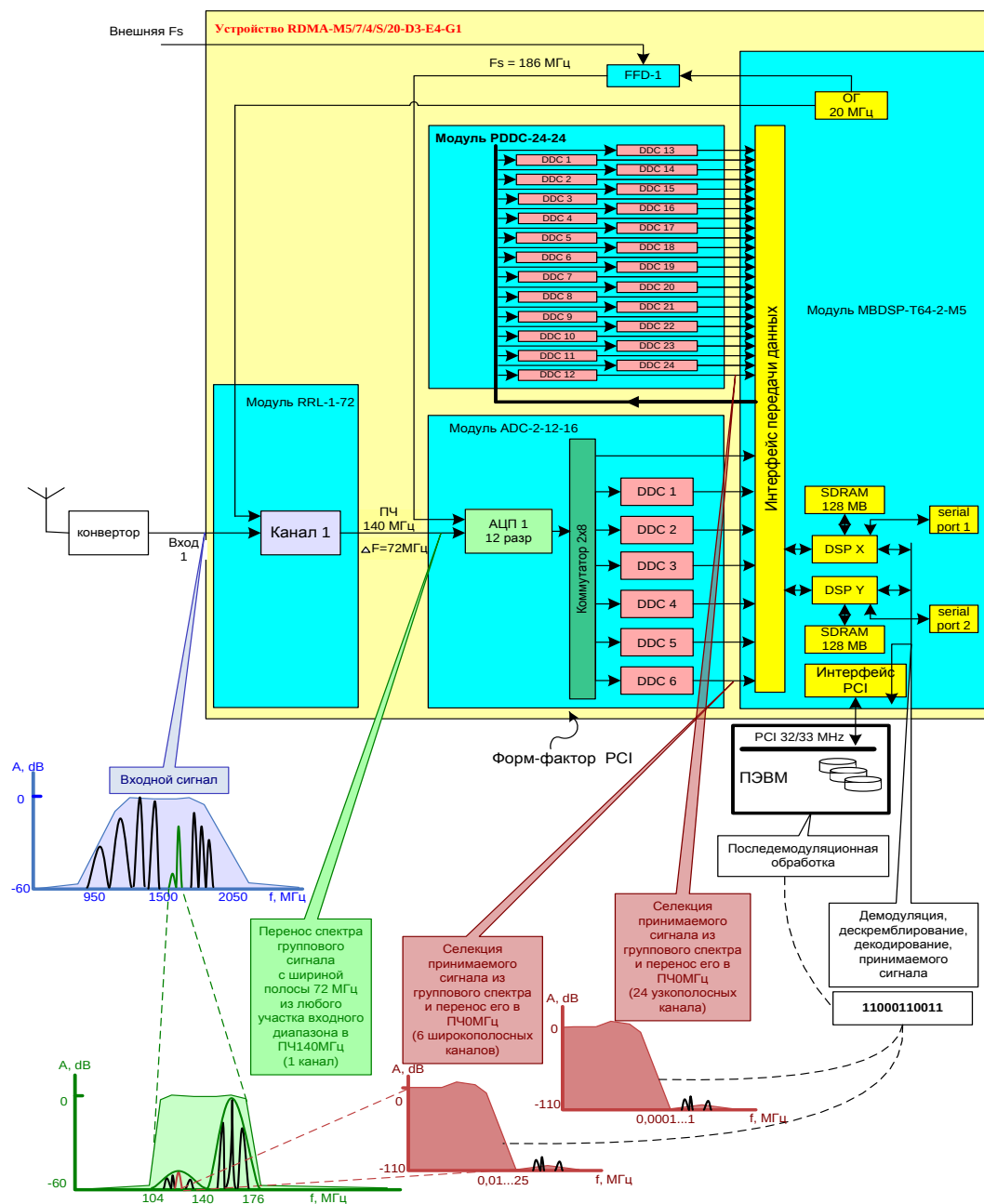
На базовом модуле установлено два сигнальных процессора TMS320C6416TGLZ7, каждый имеет по 128 MB SDRAM и один последовательный канал передачи данных для обмена с внешними устройствами.

Тюнер RRL-1 обеспечивает перенос спектра сигнала с шириной полосы 72 МГц из входного диапазона частот в ПЧ 140 МГц. АЦП преобразуют сигнал с выхода ПЧ тюнера в цифровые отсчеты с частотой дискретизации 186 МГц. Сигнал частоты дискретизации подается от субмодуля FFD-1 или от внешнего генератора через разъем F_s .

С выхода АЦП отсчеты сигналов подаются на входы широкополосного шестиканального цифрового радиоприёмника DDC, обеспечивающего выделение из сигнала ПЧ до 6-ти сигналов с шириной полосы от 0,1 МГц до 25 МГц.

Выход АЦП и выходы любого из 6-ти каналов широкополосного DDC могут быть подключены через интерфейс передачи данных и коммутатор ко входам 24 узкополосных DDC на модуле PDDC-24-24 и к любому из двух процессоров DSP.

Узкополосные DDC обеспечивают выделение из сигнала на выходах шестиканального DDC и фильтрацию сигналов с полосами от 100 Гц до 1 МГц.



Выходы всех 24 каналов узкополосных DDC подключены через интерфейс передачи данных и коммутатор к любому из двух процессоров DSP, где могут выполняться функции обработки сигналов, такие, как построение спектра сигнала, измерение параметров сигнала, демодуляция и т.п.

Результаты обработки в сигнальных процессорах при необходимости могут передаваться в память ПЭВМ в режиме реального времени через шину PCI или через внешние последовательные порты передачи данных **Serial port 1** и **Serial port 2** модуля MBDSP-T64-2 к другому устройству RDMA.

Основные характеристики устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1:

- Количество ВЧ входов 1;
- Диапазон входных частот 950...2050 МГц;
- Коэффициент шума по ВЧ входу не более 15 дБ;
- Коэффициент усиления не менее 40 дБ;
- Центральная частота ПЧ 140 МГц;
- Полоса пропускания фильтра ПЧ по уровню (-3 дБ) 72 МГц;
- Относительная нестабильность частоты гетеродина $5 \cdot 10^{-8}$;
- Спектральная плотность фазовых шумов сигнала гетеродина при отстройке на 10 кГц от несущей не более -100 дБ/Гц;
- Диапазон регулировки РРУ в аналоговых каналах приёма 41,5 дБ;
- Шаг регулировки РРУ в аналоговых каналах приёма 0,5 дБ;
- Формирователь сигнала частоты дискретизации АЦП встроенный или внешний;
- Частота дискретизации АЦП 186 МГц;
- Количество DDC 6 широкополосных;
24 узкополосных;
- Тип DDC:
 - широкополосные AD6636;
 - узкополосные ISL5216;
- Минимальный шаг перестройки гетеродинов DDC менее 10^{-6} Гц;
- Ширина полосы пропускания на выходах DDC:
 - широкополосных от 10 кГц до 25 МГц;
 - узкополосных от 100 Гц до 1 МГц;
- Подавление за полосой в каждом канале цифрового приёма до 110 дБ;
- Уровень гармонических составляющих в выходном сигнале не более -70 дБ;
- Диапазон регулировки АРУ/РРУ 96 дБ;
- в каналах цифрового приёма не менее 60 дБ;
- Двухсигнальный динамический диапазон TMS320C6416TGLZ7;
- Тип сигнальных процессоров DSP 2;
- Количество сигнальных процессоров на базовом модуле 256 МБ (2x128 МБ);
- Объём встроенной динамической памяти типа SDRAM TCP и VCP;
- Типы встроенных в DSP помехоустойчивых декодеров
- Количество внешних синхронных последовательных интерфейсов 2;
- Скорость обмена данными по последовательным интерфейсам 150 Мбит/с;
- Интерфейс управления PCI 32/33.

3 Система приема сигналов до 300 МГц (46 каналов)

Реализация комплекса обработки радиосигналов на базе устройства RDMA-M12/7/4/S/20-C8-B6-B6-G1 позволяет получить до 46 каналов цифрового преобразования и фильтрации шириной до 1 МГц.



- 8-канальный АЦП 14 разрядов,
 $F_s=20\text{МГц}...112\text{МГц}$;
- 46-канальный узкополосный DDC;
- два сигнальных процессора
TMS320C6416TGLZ7;
- SDRAM 256Мбайт;
- два синхронных последовательных
интерфейса (150 Мбит/с).

Для построения одноплатного многоканального комплекса обработки радиосигналов в диапазоне частот до 300 МГц на основе устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1 необходимо подать на входы устройства обрабатываемые сигналы, например, с любого источника сигнала, например, с выходов тюнеров типа RR2HF-70/1 и использовать один слот PCI в ПЭВМ.

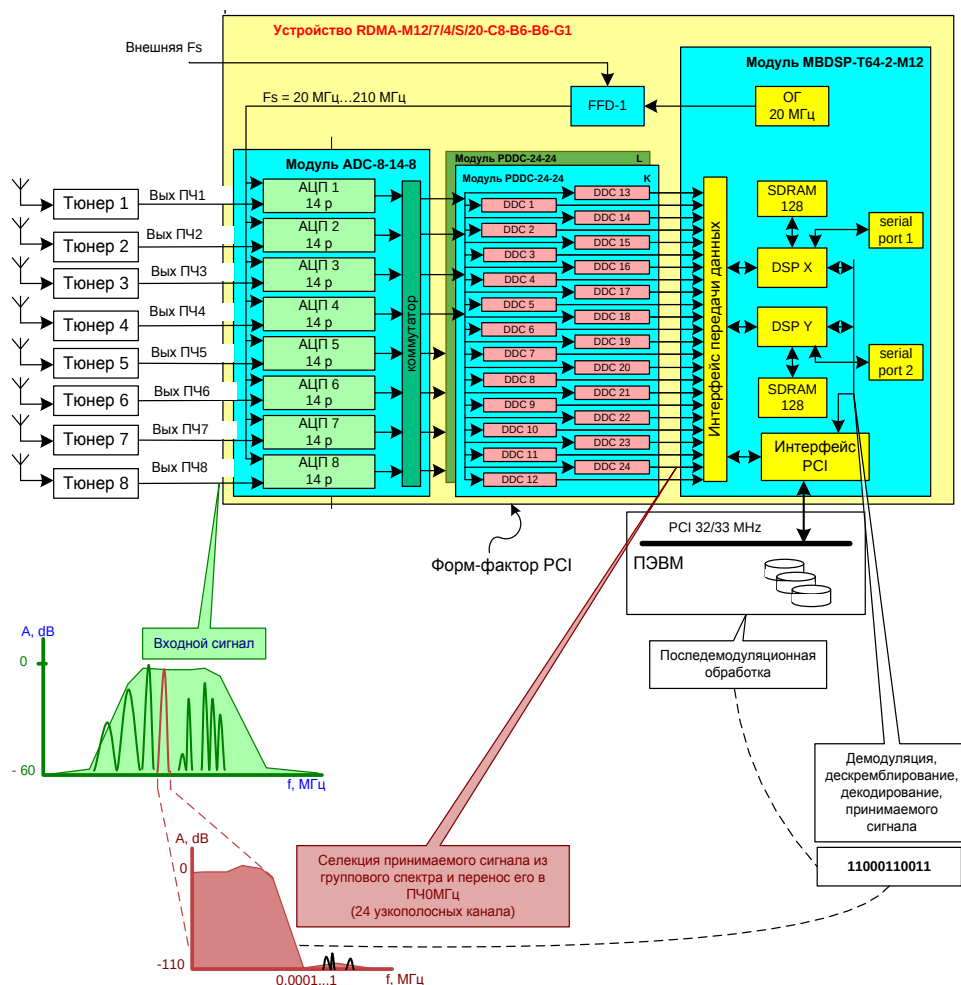
На структурной схеме показаны основные функции устройства при работе в составе многоканального комплекса.

Узлы, изображенные на структурной схеме вне устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1 - тюнеры, ПЭВМ, а также программное обеспечение обработки сигналов не входят в комплект поставки и приобретаются отдельно в соответствии с назначением комплекса.

В состав устройства RDMA-M5/7/4/S/20-D3-B6-E4-G1 входят базовый модуль серии RDMA (модификация M12) и четыре субмодуля серии RDMA: ADC-8-14-8, FFD-1 и PDDC-24-24 -2шт. На базовом модуле установлено два сигнальных процессора TMS320C6416TGLZ7, каждый имеет 128 MB SDRAM и один последовательный каналу передачи данных для обмена с внешними устройствами.

8-ми канальный АЦП преобразуют входные сигналы в цифровые отсчеты. Сигнал частоты дискретизации АЦП формируется субмодулем FFD-1 из сигнала ОГ или подаётся от внешнего генератора.

Отсчеты с выходов АЦП подключены через коммутатор ко входам узкополосных DDC на модулях PDDC-24-24. К одному модулю PDDC-24-24 подключены первые четыре выхода АЦП, ко второму – другие четыре выхода АЦП. Узкополосные DDC обеспечивают выделение из сигнала ПЧ узкополосных сигналов с полосами от 100 Гц до 1 МГц.



Выходы всех 48 узкополосных DDC подключены через интерфейс передачи данных и коммутатор к процессорам DSP, где могут выполняться функции обработки сигналов, такие, как построение спектра сигнала, измерение параметров сигнала, демодуляция и т.п.

Результаты обработки в сигнальных процессорах при необходимости могут передаваться в память ПЭВМ в режиме реального времени через шину PCI или через внешние последовательные порты передачи данных **Serial port 1** и **Serial port 2** модуля MBDSP-T64-2 к другому устройству RDMA.

Основные характеристики устройства RDMA-M12/1/4/S/20-C8-B6-B6-G1:

- | | |
|--|-------------------------|
| • Количество входов | 8; |
| • Диапазон входных частот | 1...300 МГц; |
| • Уровень входных сигналов | не более 7 дБм; |
| • Формирователь сигнала частоты дискретизации АЦП | встроенный или внешний; |
| • Относительная нестабильность частоты опорного генератора | $5 \cdot 10^{-8}$; |
| • Спектральная плотность фазовых шумов в сигнале частоты дискретизации при отстройке на 10 кГц | не более -100 дБ/Гц; |
| • Частота дискретизации АЦП | 20 МГц...112 МГц; |
| • Количество DDC | 48; |
| • Тип DDC: | ISL5216; |
| • Минимальный шаг перестройки гетеродинов DDC | менее 10^{-6} Гц; |
| • Ширина полосы приёма на выходах DDC: | от 100 Гц до 1 МГц; |
| • Подавление за полосой в каждом канале цифрового приёма | до 110 дБ; |
| • Диапазон регулировки АРУ/ППУ в каналах цифрового приёма | 96 дБ; |
| • Двухсигнальный динамический диапазон | не менее 77 дБ; |
| • Тип сигнальных процессоров DSP | TMS320C6416TGLZ7; |

- | | |
|--|--------------------|
| • Количество сигнальных процессоров на базовом модуле | 2; |
| • Объём встроенной динамической памяти типа SDRAM | 256 МБ (2x128 МБ); |
| • Типы встроенных в DSP помехоустойчивых декодеров | TSP и VCP; |
| • Количество внешних синхронных последовательных интерфейсов | 2; |
| • Скорость обмена данными по последовательным интерфейсам | 150 Мбит/с; |
| • Интерфейс управления | PCI 32/33. |

4 Увеличение вычислительной мощности системы

В случае если вычислительной мощности двух процессоров ЦОС не достаточно для обработки сигналов, можно использовать устройство RDMA-M14/1/4/S/20 в качестве цифрового сопроцессора, подключаемого к другим модулям RDMA по двум высокоскоростным последовательным интерфейсам.



- *два сигнальных процессора TMS320C6416TGLZ1;*
- *SDRAM 256Мбайт;*
- *два синхронных последовательных интерфейса (150 Мбит/с);*
- *интерфейс PCI 32/33.*

При построении комплексов обработки данных для ускорения вычислений и увеличения пропускной способности часто имеется необходимость использовать вычислительные мощности дополнительных сигнальных процессоров. В этом случае возможно использование устройства RDMA-M14/1/4/S/20, в том числе совместно с другими устройствами RDMA. Обмен данными между устройствами осуществляется через два синхронных последовательных порта со скоростью до 150 Мбит/с.

Устройство RDMA-M14/1/4/S/20 состоит из базового модуля MBDSP-64T-2 (модификация M14), на котором установлено два сигнальных процессора TMS320C6416TGLZ1 с тактовой частотой 1000 МГц, к каждому из процессоров подключено по 128 МБ SDRAM и по одному последовательному каналу передачи данных для обмена с внешними устройствами. На модуле установлен генератор опорного колебания с частотой 20 МГц.

Основные технические характеристики Устройства RDMA- RDMA-M14/1/4/S/20:

Тип сигнальных процессоров DSP	TMS320C6416TGLZ1;
Количество сигнальных процессоров на базовом модуле	2;
Объём встроенной динамической памяти типа SDRAM	256 МБ (2x128 МБ);
Суммарная производительность процессоров	16000 MIPS;
Типы встроенных в DSP помехоустойчивых декодеров	TCP и VCP;
Количество внешних синхронных последовательных интерфейсов	2;
Скорость обмена данными по последовательным интерфейсам	150 Мбит/с;
Интерфейс управления	PCI 32/33

Выводы

Модульная конструкция семейства RDMA позволяет построить на его базе широкий спектр устройств цифровой обработки сигналов с шириной спектра от 1 кГц до 25 МГц в диапазоне частот от 10 МГц до 2 ГГц.

Список литературы

1. “Семейство модулей RDMA. Руководство по эксплуатации”, ООО “Резонанс РД”, 2006.
2. “Семейство модулей RDMA. Руководство по программированию”, ООО “Резонанс РД”, 2006.

Важные замечания

ООО "Резонанс РД" оставляет за собой право модификации своих продуктов, и прекращать выпуск и поддержку без уведомления пользователей этих продуктов и предоставления им какой либо информации о возможных заменах или применению продукции третьих фирм.

ООО "Резонанс РД" ведет постоянную работу по улучшению своих продуктов, в том числе и сопроводительной документации, однако это не значит, что предоставляемые материалы полностью свободны от ошибок и обладают исчерпывающей полнотой. ООО "Резонанс РД" предоставляет техническую поддержку своих продуктов по электронной почте (Email: support@resonance.ru), но не гарантирует предоставления полной и исчерпывающей информации по возникающим у пользователей вопросам.

ООО "Резонанс РД" не несет ответственности за неправильное применение своих продуктов в составе других изделий и не несет ответственности за работоспособность этих изделий.

ООО "Резонанс РД" не несет ответственности за работоспособность и безопасность своих продуктов при нарушении максимальных рабочих режимов или условий эксплуатации.

Все зарегистрированные торговые марки и товарные знаки являются собственностью их правообладателей.