

УСТРОЙСТВА ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ

СЕРИИ RDMA.

Руководство по эксплуатации.

Версия 1.1.

Аннотация

Устройства ЦОС серии RDMA имеют модульную конструкцию, позволяющую адаптировать их для различных задач. В этом документе содержится информация, необходимая для разработки программного обеспечения для процессоров TMS430C6416, расположенных на плате устройства и использовании библиотеки "DSP64162.DLL" в среде Microsoft Windows.

Документ предназначен для специалистов, использующих или планирующих использовать модули RDMA в своих изделиях.

Содержание

ПЕРЕЧЕНЬ ПРИНЯТЫХ СОКРАЩЕНИЙ.....	4
ВВЕДЕНИЕ.....	5
1 ОПИСАНИЕ	6
1.1 Назначение устройств RDMA.....	6
1.2 Технические характеристики	9
1.3 Комплект поставки устройств RDMA	11
1.4 Маркирование и пломбирование	12
1.5 Упаковка	12
2 УСТРОЙСТВО И РАБОТА МОДУЛЕЙ СЕМЕЙСТВА RDMA	13
2.1 Общее устройство	13
2.2 Устройство и работа контроллера PCI	14
2.2.1 <i>Функции контроллера.....</i>	<i>15</i>
2.2.2 <i>Управление submodule.....</i>	<i>15</i>
2.2.3 <i>Управление процессорами ЦОС.....</i>	<i>16</i>
2.2.4 <i>Передача данных по DMA.....</i>	<i>16</i>
2.2.5 <i>Управление термодатчиком.....</i>	<i>17</i>
2.3 Устройство и работа устройств RDMA с двумя submodule PDCC-24.....	17
2.3.1 <i>Применимые конфигурации.....</i>	<i>17</i>
2.3.2 <i>Передача данных от АЦП</i>	<i>17</i>
2.3.3 <i>Передача данных от цифровых приемников</i>	<i>18</i>
2.3.4 <i>Управление цифровыми приемниками</i>	<i>19</i>
2.3.5 <i>Особенности работы при разных конфигурациях</i>	<i>20</i>
2.3.6 <i>Адресное пространство submodule.....</i>	<i>20</i>
2.4 Устройство и работа устройств RDMA с одним submodule PDCC-24.....	20
2.4.1 <i>Применимые конфигурации.....</i>	<i>20</i>
2.4.2 <i>Передача данных от АЦП</i>	<i>20</i>
2.4.3 <i>Передача данных от цифровых приемников</i>	<i>21</i>
2.4.4 <i>Управление цифровыми приемниками</i>	<i>23</i>
2.4.5 <i>Особенности работы при разных конфигурациях</i>	<i>23</i>
2.4.6 <i>Адресное пространство submodule.....</i>	<i>23</i>
2.5 Устройство и работа устройств RDMA с мезонином ADC-2-12.....	23
2.5.1 <i>Применимые конфигурации.....</i>	<i>23</i>
2.5.2 <i>Передача данных от АЦП</i>	<i>24</i>
2.5.3 <i>Передача данных от цифровых приемников</i>	<i>25</i>
2.5.4 <i>Управление цифровыми приемниками</i>	<i>26</i>
2.5.5 <i>Особенности работы при разных конфигурациях</i>	<i>27</i>
2.5.6 <i>Адресное пространство submodule.....</i>	<i>27</i>

2.6	Устройство и работа устройств RDMA с мезонином ADC-2-12 и мезонином	
PDDC-24	27	
	2.6.1 <i>Применимые конфигурации</i>	27
	2.6.2 <i>Передача данных от АЦП</i>	27
	2.6.3 <i>Передача данных от цифровых приемников</i>	28
	2.6.4 <i>Управление цифровыми приемниками</i>	29
	2.6.5 <i>Особенности работы при разных конфигурациях</i>	30
	2.6.6 <i>Адресное пространство модулей</i>	30
2.7	Последовательные порты	30
2.8	Устройство и работа submodule RRL-1-xx	31
2.9	Устройство и работа submodule RRL-2-xx	31
2.10	Устройство и работа submodule FFD-1	31
2.11	Устройство и работа submodule ADC-2-12	31
2.12	Устройство и работа submodule ADC-8-14	31
2.13	Устройство и работа базового модуля MBDSP-T64-2	32
3	ЭКСПЛУАТАЦИЯ	33
3.1	Эксплуатационные ограничения	33
3.2	Подготовка модуля к работе	33
	3.2.1 <i>Меры безопасности при подготовке модуля к работе</i>	33
	3.2.2 <i>Правила и порядок осмотра и проверки пригодности к использованию</i>	33
	3.2.3 <i>Указания по включению и подготовке устройства RDMA к работе</i>	34
	3.2.4 <i>Установка программного обеспечения устройства RDMA</i>	34
	3.2.5 <i>Перечень возможных неисправностей</i>	35
	3.2.6 <i>Порядок выключения и демонтажа устройства RDMA</i>	36
	3.2.7 <i>Меры безопасности при эксплуатации изделия</i>	36
3.3	Действия в экстремальных условиях	36
4	ТЕХНИЧЕСКОЕ ОБСЛУЖИВАНИЕ	37
5	ХРАНЕНИЕ	37
6	ТРАНСПОРТИРОВАНИЕ	37
	СПИСОК ЛИТЕРАТУРЫ	38
	ВАЖНЫЕ ЗАМЕЧАНИЯ	39

Перечень принятых сокращений

- АЦП – аналого-цифровой преобразователь
ВЧ – высокая частота
НЧ – низкая частота
ОС – операционная система
ОТК – отдел технического контроля
ПЛИС – программируемая логическая интегральная схема
ПО – программное обеспечение
ПЧ – промежуточная частота
ПЭВМ – персональная электронно-вычислительная машина
РЭ – руководство по эксплуатации
ЦОС – цифровая обработка сигналов
ЭВМ – электронно-вычислительная машина

Введение

Настоящее руководство по эксплуатации (РЭ) предназначено для изучения и правильной эксплуатации устройств цифровой обработки сигналов серии RDMA (далее устройство RDMA).

Руководство по эксплуатации является документом, содержащим следующие сведения:

- технические характеристики и принципы работы устройств серии RDMA;
- правила использования устройств RDMA по назначению;
- правила технического обслуживания, хранения и транспортирования устройств RDMA.

Специалисты, применяющие устройства серии RDMA, должны иметь знания в области цифровой обработки сигналов, навыки эксплуатации радиоприёмных и цифровых устройств, а также навыки работы с ПЭВМ.

Данное руководство действительно для всех модулей серии.

1 Описание

1.1 Назначение устройств RDMA

Устройство серии RDMA представляет собой законченное устройство для преобразования и цифровой обработки сигналов. В зависимости от варианта исполнения эти модули могут выполнять преобразование аналоговых сигналов в широком диапазоне частот, аналогово-цифровое преобразование, цифровой перенос спектра и цифровую фильтрацию сигналов, и дальнейшую их обработку по алгоритмам, заданным пользователем.

Устройства серии RDMA предназначены для создания на их основе высокопроизводительных, многоканальных устройств цифровой обработки сигналов (анализаторы спектра, осциллографы, цифровые радиоприёмные устройства, демодуляторы и т.п.).

Устройства серии RDMA предназначены для эксплуатации совместно с ПЭВМ типа IBM PC, под управлением операционных систем семейства Microsoft® Windows™ 2000, Microsoft® Windows™ XP. Возможна эксплуатация модулей и в других операционных системах.

Устройства серии RDMA предназначены для эксплуатации в непрерывном режиме в отапливаемых помещениях при следующих климатических условиях:

- температура окружающей среды от 5 до 40°C;
- относительная влажность воздуха до 80% при температуре 25°C;
- отсутствие конденсата.

Устройства серии RDMA при эксплуатации устанавливаются в свободный полноразмерный слот PCI, поддерживающий напряжения питания +3,3 В. Модуль несовместим с шиной PCI, не поддерживающей напряжение питания +3,3 В.

Устройства серии RDMA представляют собой печатную плату, снабженную ребром жесткости и задней направляющей скобой, с установленными субмодулями. Устройства серии RDMA выполнены согласно спецификации на печатные платы PCI (PCI Local Bus Specification, Revision 3.0 от 12 августа 2002 г.) и имеет полноформатный размер. Габаритные размеры устройства RDMA с установленной передней планкой и держателем 354 x 129,3 x 21,5 мм. Масса, в зависимости от комплектации до 3,0 кг. Внешний вид некоторых устройств RDMA показан на рисунках 1.1, 1.2, 1.3.



Рисунок 1.1 Устройство RDMA – M12/1/4/S/20 - C8 - B6 - B6 - G1. (Вид сверху).

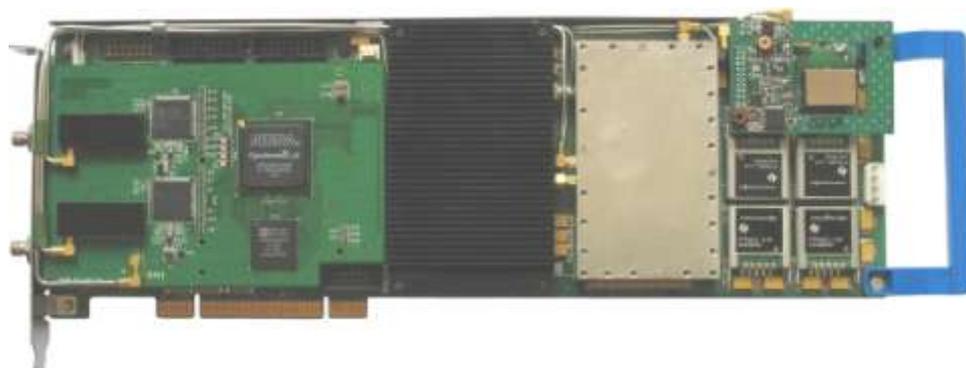


Рисунок 1.2 Устройство RDMA – M5/7/4/S/10 – D3 - B6 – E4 - G1. (Вид сверху).



Рисунок 1.3 Устройство RDMA - M20/1/4/S/20 - D4 - F4 - G1. (Вид сверху).

1.2 Технические характеристики*

Процессор цифровой обработки сигналов

– количество	0, 1 или 2
– тип	TMS320C6416 или TMS320C6414
– тактовая частота	600, 720, 850 или 1000 МГц
– суммарная вычислительная мощность	до 16000 MIPS, в зависимости от модификации
– объем дополнительной динамической памяти	до 256 Мбайт, в зависимости от модификации

Аналого-цифровые преобразователи

– количество	1... 8
– разрядность	12 или 14 разрядов
– частота дискретизации	20...210 МГц
– диапазон частот входного сигнала	1...300 МГц
– уровень входного сигнала	до 7 дБмВт
– входное сопротивление	50 Ом
– форма внешней частоты дискретизации	синусоидальная
– амплитуда внешней частоты дискретизации	-10...20 дБмВт на нагрузке 50 Ом

Встроенный формирователь частоты дискретизации

– выходные частоты	20, 40, 56, 93.(3), 100, 105, 112, 125, 186.(6), 200 МГц.
– спектральная плотность фазовых шумов при отстройке 10 кГц	не более -110 дБ/Гц
– относительная нестабильность частоты	не более $\pm 5 \cdot 10^{-8}$

Цифровые приемники узкополосные

– количество каналов	4, 8, 12, 16, 20, 24, 32, 36, 40, 44, 48
– тип	ISL5216 фирмы Intersil

Цифровые приемники широкополосные

– количество каналов	до 6
– тип	AD6636 фирмы Analog Devices

* Все приведенные здесь технические характеристики измеряются по методике изготовителя.

- ширина полосы принимаемого сигнала 10 кГц....25МГц

Интерфейс управления PCI

- тип PCI ревизии 2.1
- тактовая частота 33 МГц
- разрядность 32 разряда
- уровень сигналов 3.3 В
- скорость записи в процессор ЦОС не менее 20 Мбайт/сек.
- скорость чтения из процессора ЦОС не менее 4 Мбайт/сек.
- скорость чтения через канал DMA до 132 Мбайт/сек.

Конструкция

- односторонняя PCI плата полного размера
- габаритные размеры 354 x 129,3 x 21,5 мм
- масса до 3,0 кг, в зависимости от модификации
- входные разъемы АЦП LEMO EPM.00.250NTN
- входные разъемы высокочастотные CP-50-725ФВ
- диапазон рабочих температур +5...40°C
- потребляемая мощность до 40 Вт, в зависимости от модификации

Прочие особенности

- до двух скоростных последовательных портов встроенных в TMS320C6416, работающих на максимальной скорости в любых режимах, предусмотренных в [1]
- встроенный измеритель температуры платы и разъем для подключения вентилятора
- комплект ПО для работы в среде Microsoft® Windows™ 2000, Microsoft® Windows™ XP

1.3 Комплект поставки устройств RDMA

Состав комплекта поставки устройств RDMA должен соответствовать таблице 1.1.

Таблица 1.1

№	Наименование	Обозначение	Количество
1	Устройство серии RDMA в сборе	В зависимости от исполнения	1 шт.
2	Жгут соединительный для последовательного порта		1 шт.
3	Жгут соединительный для эмулятора		1 шт.
4	Комплект документации и программного обеспечения на компакт-диске		1 шт.
5	Паспорт		1 шт.
6	Упаковка		1 шт.

Дополнительно в комплект поставки, в зависимости от исполнения, могут входить следующие компоненты (см. таблицу 1.2).

Таблица 1.2

Опция	Наименование	Обозначение	Количество
C1	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	2 шт.
C2	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	3 шт.
C3	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	4 шт.
C4	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	5 шт.
C5	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	6 шт.
C6	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	7 шт.
C7	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	8 шт.
C8	Ответный разъем для входов АЦП	Lemo FFA.00250.NTAC29	9 шт.
E1, E2, E3, E4	Ответный разъем для высокочастотных входов	CP-50-724ФВ	3 шт.
F1, F2, F3, F4	Ответный разъем для высокочастотных входов	CP-50-724ФВ	3 шт.

1.4 Маркирование и пломбирование

Наименование устройства RDMA нанесено на верхней планке. Наименование входящих в устройство RDMA составных частей и submodule выполнены на свободных местах способом, исключающим возможность случайного стирания. Высота знаков не менее 2 мм.

Заводские номера и дата изготовления устройства RDMA и submodule выполнены эмалью ЭП-572 Белая УХЛ1 ТУ 6-10 1539-76 на свободном месте шрифтом ПРЗ.

Устройство серии RDMA имеет маркировку входных и выходных разъемов выполненную методом гравировки.

На RDMA, принятый ОТК, наносится штамп ОТК методом клеймения, а все крепежные винты мезонинов и submodule стопорятся эмалью ЭП-572 Черная УХЛ1 ТУ 6-10 1539-76.

Упаковка пломбируется в двух местах пломбами ОТК и производителя.

Транспортная тара пломбируется пломбами ОТК и производителя согласно конструкторской документации на тару.

1.5 Упаковка

Упаковка обеспечивает сохранность устройства RDMA при транспортировании и в условиях хранения в складских хранилищах.

Упаковка представляет собой картонную коробку и включает в себя полиэтиленовые антистатические пакеты, в которые укладывается комплект поставки устройства RDMA в соответствии с разделом 1.3. В коробке устройство при необходимости уплотняется прокладками.

Габаритные размеры упаковки устройств RDMA 400x150x100 мм.

2 Устройство и работа модулей семейства RDMA

2.1 Общее устройство

Устройства семейства RDMA состоят из нескольких основных функциональных узлов. Некоторые из них неизменны и присутствуют во всех модификациях, некоторые изменяются, некоторые могут отсутствовать. Обобщённая структурная схема устройств RDMA приведена на рисунке 2.1.

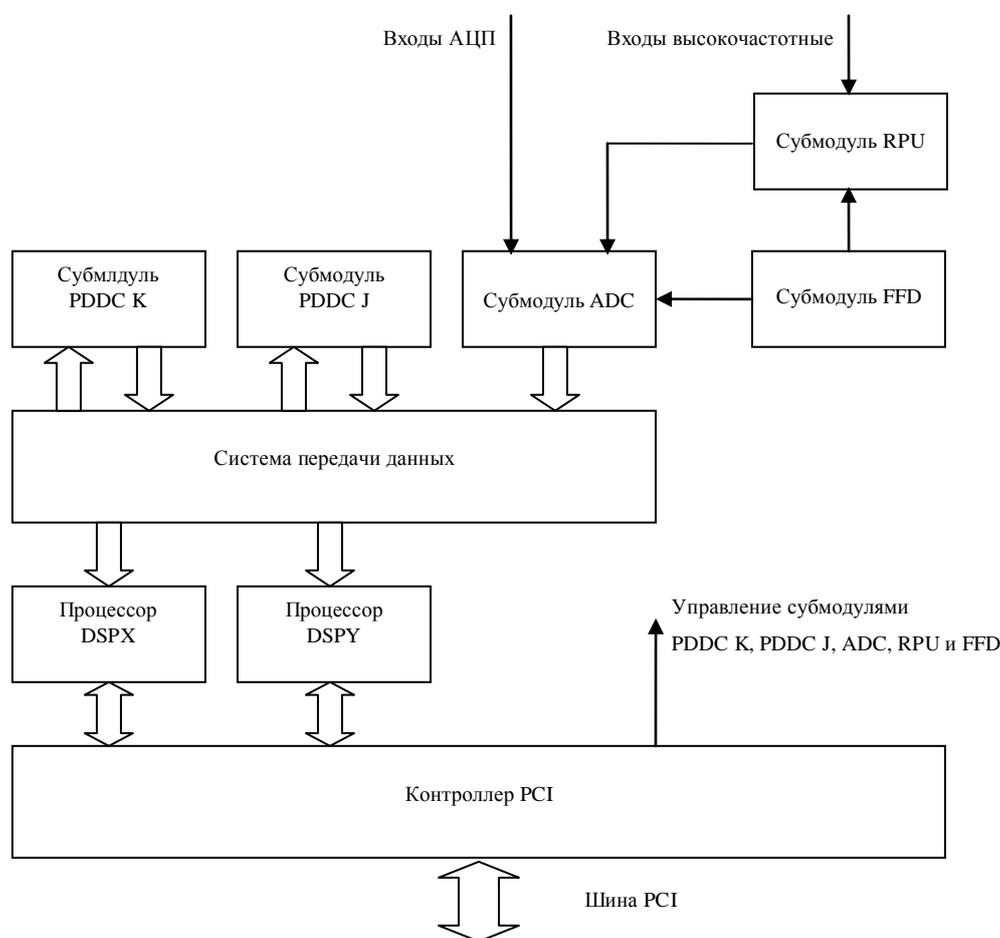


Рисунок 2.1

Основным элементом схемы является контроллер PCI. Он предназначен для передачи данных от процессоров DSPX, DSPY, доступа в их адресное пространство и управления всеми другими элементами схемы.

Входной сигнал поступает на субмодуль RPU, который выполняет преобразование сигнала по частоте, аналоговую фильтрацию и усиление. С выхода субмодуля RPU сигнал поступает на

входы мезонина ADC, на котором расположены АЦП. Аналоговый сигнал может поступать на входы АЦП от внешних источников, в зависимости от исполнения модуля.

С выходов мезонина ADC цифровые отсчёты сигнала поступают на вход системы передачи данных. Функционирование системы передачи данных зависит от исполнения устройства RDMA и подробно рассматривается в последующих разделах.

К системе передачи данных подключены процессоры ЦОС DSPX и DSPY, submodule PDDCK, PDDCJ. Отсчеты входного сигнала поступают на входы submodule PDDCK и PDDCJ, где выполняется первоначальная цифровая обработка сигнала - перенос по частоте и фильтрация. Конкретное содержание и характеристики этого процесса зависят от типа установленных submodule. Далее обработанный сигнал поступает на процессоры DSPX, DSPY, где выполняется окончательная обработка сигнала. Конкретное содержание и характеристики этого процесса зависят от программы пользователя, исполняющейся на процессорах. Результаты работы этих программ доступны через шину PCI для программного обеспечения персонального компьютера.

Submodule опорного генератора FFD предназначен для формирования высококачественного сигнала для тактирования АЦП. В отсутствие этого submodule тактирование АЦП возможно от внешнего сигнала.

2.2 Устройство и работа контроллера PCI

Контроллер PCI является мостом между ЭВМ и всеми остальными компонентами модуля. Функциональная схема контроллера PCI приведена на рисунке 2.2.

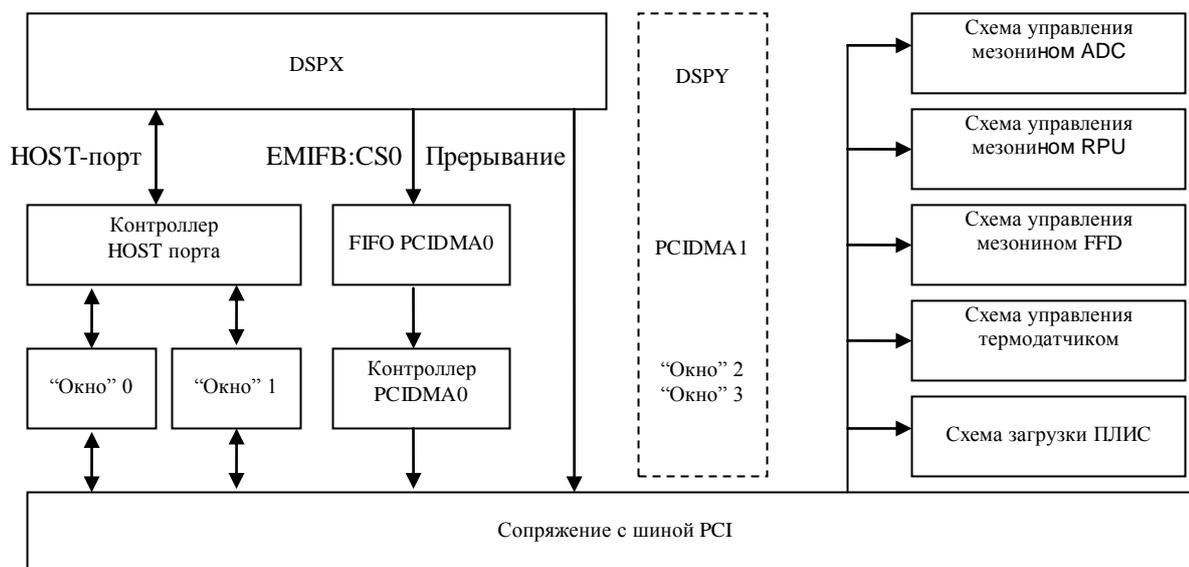


Рисунок 2.2

2.2.1 Функции контроллера

Контроллер PCI реализует следующие функции:

- обеспечивает управление мезонинами ADC, submodule RPU и FFD через последовательные синхронные интерфейсы;
- обеспечивает доступ к процессорам ЦОС DSPX и DSPY через 32-разрядный HOST порт;
- обеспечивает прием данных от процессоров ЦОС DSPX и DSPY по 16-разрядной синхронной шине и передает эти данные через шину PCI в режиме DMA-master в виде двух независимых потоков;
- передает прерывания от процессоров ЦОС DSPX и DSPY на шину PCI;
- формирует сигнал прерывания процессоров ЦОС DSPX и DSPY от шины PCI;
- обеспечивает загрузку ПЛИС модуля;
- обеспечивает доступ к микросхеме энергонезависимой памяти, в которой содержатся ID-коды и данные о версии исполнения модуля. Идентификационные данные в эту память записываются на этапе изготовления модуля;
- обеспечивает работу термодатчика и схемы управления вентилятором.

2.2.2 Управление submodule

Схема управления submodule ADC, RPU и FFD представляют собой специальный контроллер последовательного интерфейса. По командам, приходящим по шине PCI, контроллер формирует послышки длиной 32 разряда, в которых 16 разрядов занимает адрес регистра, 16 разрядов

- данные, и принимает ответные послышки. Таким образом осуществляется чтение и запись регистров submodule.

2.2.3 Управление процессорами ЦОС

Доступ в адресное пространство процессоров DSPX и DSPY осуществляется следующим образом. К контроллеру HOST-порта подключены “окна”. Обращение в адресное пространство “окна” приводит к обращению в адресное пространство соответствующего процессора. Адрес во внутреннем адресном пространстве процессора формируется сложением специально задаваемого базового адреса и смещения относительно начала “окна”. Система сопряжения с шиной PCI отображает эти “окна” в адресное пространство шины PCI. Начальные адреса “окон” выбираются автоматически в результате процедуры “Plug&Play” при включении компьютера. Доступ возможен только по 32 разряда и только по выровненным адресам. Длина “окна” составляет 8 Мбайт. Это ограничение накладывается процессорами TMS320C6416.

2.2.4 Передача данных по DMA

Схема передачи данных по DMA одинакова для процессоров DSPX и DSPY и работает следующим образом. Между контроллером PCI DMA и процессором ЦОС расположено FIFO с организацией 512 x 16 разрядов. Это FIFO подключено к процессору синхронной 16 разрядной шиной и расположено по адресу 0x60000000 в адресном пространстве процессора. Специальный сигнал прерывания от контроллера PCI DMA подключен к выводу GPIO0 процессора.

При вызове функции DSP64162_DMARead из библиотеки “DSP64162.DLL” начинается процесс передачи данных. На линии GPIO0 формируется короткий импульс, который вызывает прерывание процессора. Программа, работающая на процессоре ЦОС, по этому сигналу должна передать в FIFO ровно 256 16-разрядных отсчетов. Контроллер PCI DMA начинает передавать отсчеты в память ЭВМ в соответствии с параметрами, указанными при вызове функции DSP64162_DMARead. Когда контроллер передаст 128 32 разрядных отсчетов, на линии GPIO0 будет сформирован сигнал прерывания и программа должна передать в FIFO следующие 256 16-разрядных слов. Процесс завершается, когда передан блок данных запрошенной длины.

Запись в FIFO контроллера PCI DMA возможна по адресам в диапазоне 0x60000000 .. 0x600000FF, поэтому обращение к FIFO возможно 16-ти и 32-разрядными словами. При каждом обращении к FIFO, как к 32-разрядному устройству, в него записывается два 16-разрядных слова.

Импульс, формируемый на линии GPIO0 можно использовать так же в качестве импульса запуска для встроенного в процессор ЦОС контроллера EDMA.

2.2.5 Управление термодатчиком

Схема управления термодатчиком контролирует показания температурных датчиков, частоту вращения подключаемого вентилятора, а так же позволяет включать и выключать вентилятор. В случае нагрева кристалла ПЛИС “Stratix” выше +60°C, или поверхности печатной платы выше +55°C, схема управления выдает сигнал на включение вентилятора. При охлаждении кристалла ПЛИС ниже +55°C и поверхности печатной платы +50°C вентилятор отключается. Эти действия выполняются под управлением драйвера. Если драйвер не установлен, вентилятор будет все время включен. При остановке вращения вентилятора генерируется сигнал прерывания. Корректная работа системы управления вентилятором обеспечивается для вентиляторов с напряжением питания +12В и частотой вращения до 6000 оборотов в минуту, генерирующих 2 импульса на оборот на выходе датчика частоты вращения.

Все описанные функции доступны пользователю с помощью библиотеки DSP64162.DLL. Использование библиотеки описано в “Руководстве по программированию” [2].

2.3 Устройство и работа устройств RDMA с двумя submodule PDDC-24

2.3.1 Применимые конфигурации

Этот раздел описывает схему передачи данных устройств RDMA, имеющих в своем составе:

- базовый модуль в одно- или двухпроцессорном исполнении;
- submodule ADC-8-14 (в любом из исполнений);
- два мезонина submodule PDDC-24 (в любом из исполнений).

Эти конфигурации предназначены для одновременного приёма большого количества сигналов с шириной полосы частот не более 1 МГц.

2.3.2 Передача данных от АЦП

В данной конфигурации передача данных от АЦП в штатном режиме не предусмотрена. Однако если сконфигурировать устройство таким образом, как будто оно содержит submodule PDDC-24, то для каждого процессора DSPX и DSPY будут доступны одновременно до 24 каналов цифровых приемников с мезонина PDDC и 4 канала АЦП “А”, “В”, “С” и “D”. Устройство модуля в таком режиме описано в разделе 2.4.

2.3.3 Передача данных от цифровых приемников

Схема передачи данных от цифровых приемников к процессорам ЦОС изображена на рисунке 2.3. Ввод данных в процессор ЦОС из цифровых приемников осуществляется следующим образом.

Сигналы со входов “1” .. “8” поступают на АЦП, расположенные на мезонине ADC8-14-8 и преобразуются в цифровые отсчеты. Оцифрованные сигналы приходят на базовый модуль так же, как и в предыдущем разделе, но они подаются на входы цифровых приемников, установленных на мезонинах PDDCK и PDDCJ.

Мезонин PDDCK подключен к каналам передачи данных “А” .. “D”, мезонин PDDCJ подключен к каналам передачи данных “Е” .. “H”. Потоки данных с этих каналов поступают на схему коммутации, которая обеспечивает подключение любого канала цифрового приема к любому каналу передачи данных. Потоки обработанных в микросхемах ISL5216 данных выходят из мезонина PDDC-24 по 24-м синхронным последовательным шинам, независимым друг от друга, и поступают на базовый модуль. Мезонин PDDCJ работает аналогично.

В ПЛИС на базовом модуле имеется 48 FIFO с организацией 128x32 разряда, на которые поступают потоки данных с мезонинов PDDCK и PDDCJ. При этом младшие 16 разрядов каждого слова содержат отсчет I, старшие 16 разрядов - соответствующий ему отсчет Q. Рекомендации по настройке ISL5216 для работы в таком режиме приведены в [2]. FIFO совершенно независимы и могут работать с разными скоростями входных данных.

Пропускной способности шины EMIFA каждого процессора (100 МГц, 32 разряда) вполне достаточно, чтобы обеспечить непрерывный ввод потока данных от 24 каналов ISL5216, работающих с максимальной выходной скоростью (1 MS/s) одновременно.

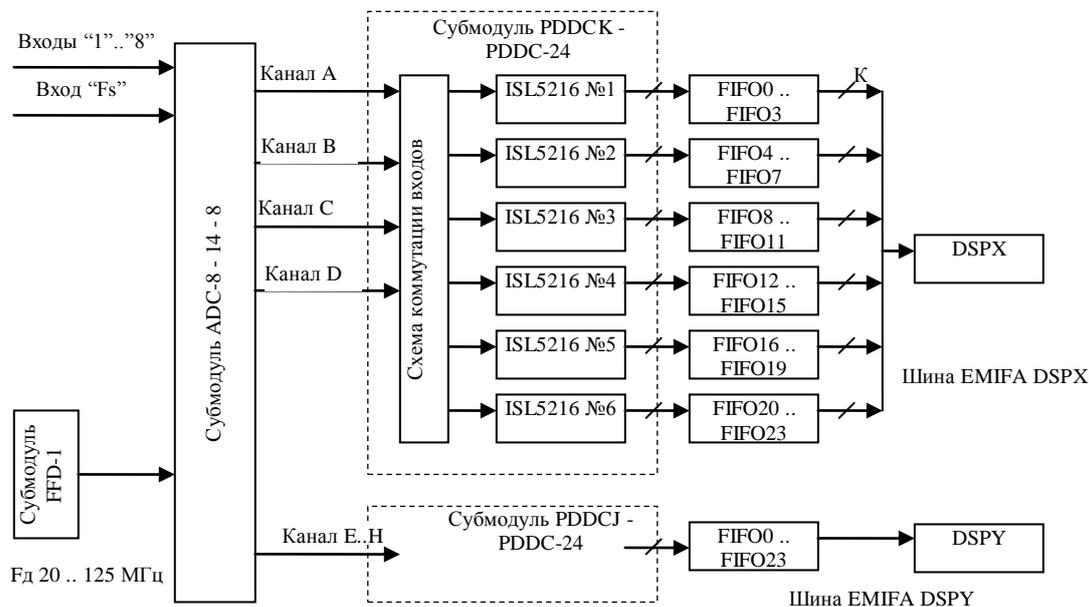


Рисунок 2.3

Каждое FIFO генерирует два сигнала, предназначенных для организации непрерывной передачи данных. Сигнал FULL генерируется при поступлении в FIFO определенного количества отсчетов N . Значение N может меняться от 0 до 128 в специальном регистре настройки FIFO. При значении N равном 0 сигнал FULL не генерируется. При включении модуля устанавливается рекомендуемое значение N , равное 64. Сигнал FULL представляет собой короткий импульс положительной полярности.

Сигнал ERROR генерируется при переполнении FIFO и свидетельствует о потере информации. Сигнал "ERROR" устанавливается в "1" при переполнении FIFO и сбрасывается в "0" при появлении в FIFO, в процессе считывания информации, одного свободного слова.

Сигналы FULL и ERROR со всех FIFO поступают на коммутатор, который позволяет подключить линии GPIO4 .. GPIO15 процессора TMS320C6416 к любым сигналам FULL и ERROR любых FIFO, подключенных к соответствующему процессору. Сигналы объединяются по схеме "ИЛИ", поэтому не рекомендуется на одной линии объединять сигналы FULL и EMPTY. Такая гибкость позволяет вводить данные в процессор TMS320C6416 разными способами. Дополнительные рекомендации по организации ввода данных приведены в [2].

2.3.4 Управление цифровыми приемниками

Конструкция устройств RDMA предусматривает возможность управления цифровыми приемниками ISL5216, установленными на мезонинах PDDC, непосредственно из программы,

исполняемой процессорами TMS320C6416. Каждый процессор может управлять только своим мезонином PDDC. Процедура управления подробно описана в [2].

2.3.5 Особенности работы при разных конфигурациях

Разные исполнения submodule, входящих в состав устройства RDMA накладывают существенные ограничения на процессы, рассмотренные выше.

Исполнения submodule АЦП определяют количество аналоговых входов. Исполнения submodule PDDC определяют количество каналов цифрового приема. В однопроцессорных исполнениях базового модуля все FIFO подключены к процессору DSPX. Дополнительные FIFO от мезонина PDDCJ имеют номера FIFO32 .. FIFO55.

2.3.6 Адресное пространство модулей

Внутреннее адресное пространство устройств RDMA, используемых в их составе мезонинов и submodule с указанием назначения отдельных регистров описано в [2].

2.4 Устройство и работа устройств RDMA с одним submodule PDDC-24

2.4.1 Применимые конфигурации

Этот раздел описывает схему передачи данных устройств RDMA, имеющих в своем составе:

- базовый модуль в одно- или двухпроцессорном исполнении;
- submodule ADC-8-14 (в любом из исполнений);
- один мезонин submodule PDDC-24 (в любом из исполнений).

Эти конфигурации предназначены для одновременного приема большого количества сигналов с шириной полосы частот не более 1 МГц.

2.4.2 Передача данных от АЦП

Схема передачи данных от АЦП к процессорам ЦОС изображена на рисунке 2.4. Ввод данных в процессор ЦОС из цифровых приемников осуществляется следующим образом.

Сигналы со входов “1” .. “8” поступают на АЦП, расположенные на мезонине ADC8-14-8 и преобразуются в цифровую форму. Оцифрованные сигналы приходят на коммутатор, позволяющий подключить к выходам “А” .. “D” любой АЦП.

Потоки данных с этих каналов поступают на плату базового модуля. В ПЛИС базового модуля имеется 4 FIFO с организацией 512x32 разряда, на которые поступают потоки данных от мезонина АЦП. Каждое из этих FIFO может быть подключено к DSPX или к DSPY.

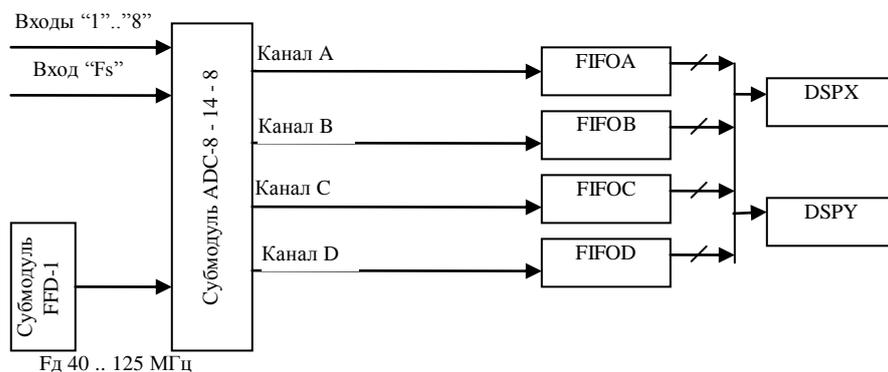


Рисунок 2.4

Каждое FIFO генерирует два сигнала, предназначенных для организации непрерывной передачи данных. Сигнал FULL генерируется при поступлении в FIFO определенного количества отсчетов N. Значение N может меняться от 0 до 512 в специальном регистре настройки FIFO. При значении N равном 0 сигнал FULL не генерируется. При включении модуля устанавливается рекомендуемое значение N, равное 256. Сигнал FULL представляет собой короткий импульс положительной полярности.

Сигнал ERROR генерируется при переполнении FIFO и свидетельствует о потере информации. Сигнал "ERROR" устанавливается в "1" при переполнении FIFO и сбрасывается в "0" при появлении в FIFO в процессе считывания информации одного свободного слова.

Сигналы FULL и ERROR со всех FIFO поступают на коммутатор, который позволяет подключить линии GPIO4 .. GPIO15 процессора TMS320C6416 к любым сигналам FULL и ERROR любых FIFO, подключенных к соответствующему процессору. Сигналы объединяются по схеме "ИЛИ", поэтому не рекомендуется на одной линии объединять сигналы FULL и EMPTY. Такая гибкость позволяет вводить данные в процессор TMS320C6416 разными способами. Дополнительные рекомендации по организации ввода данных приведены в [2].

2.4.3 Передача данных от цифровых приемников

Схема передачи данных от цифровых приемников к процессорам ЦОС изображена на рисунке 2.5. Ввод данных в процессор ЦОС из цифровых приемников осуществляется следующим образом.

Сигналы со входов "1" .. "8" поступают на АЦП, расположенные на мезонине ADC8-14-8 и преобразуются в цифровую форму. Оцифрованные сигналы поступают на базовый модуль так же, как и в предыдущих разделах, но подаются только на входы цифровых приемников, установленных на submodule PDDCK, по каналам передачи данных "А" .. "D".

Потоки данных с этих каналов поступают на схему коммутации, которая обеспечивает подключение любого канала цифрового приема к любому каналу передачи данных. Потоки обработанных в микросхемах ISL5216 данных выходят из мезонина PDDC-24 по 24 синхронным последовательным шинам, независимым друг от друга, и поступают на базовую плату.

В ПЛИС на базовом модуле имеется 24 FIFO с организацией 128x32 разряда, на которые поступают потоки данных с мезонина PDDCK. При этом младшие 16 разрядов каждого слова содержат отсчет I, старшие 16 разрядов соответствующий ему отсчет Q. Рекомендации по настройке ISL5216 для работы в таком режиме приведены в [2]. FIFO совершенно независимы и могут работать с разными скоростями входных данных.

Пропускной способности шины EMIFA каждого процессора (100 МГц, 32 разряда) вполне достаточно, чтобы обеспечить непрерывный ввод потока данных с 24 каналов ISL5216, работающих с максимальной выходной скоростью (1 MS/s) одновременно.

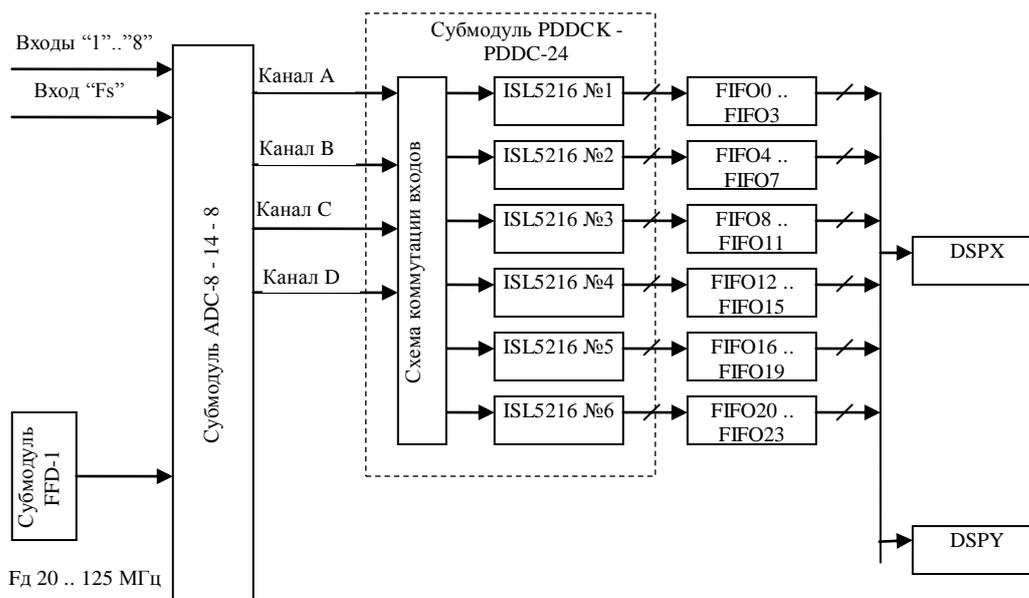


Рисунок 2.5

Каждое FIFO генерирует два сигнала, предназначенных для организации непрерывной передачи данных. Сигнал FULL генерируется при поступлении в FIFO определенного количества отсчетов N. Значение N может меняться от 0 до 128 в специальном регистре настройки FIFO. При значении N равном 0 сигнал FULL не генерируется. При включении модуля устанавливается рекомендуемое значение N, равное 64. Сигнал FULL представляет собой короткий импульс положительной полярности.

Сигнал ERROR генерируется при переполнении FIFO и свидетельствует о потере информации. Сигнал "ERROR" устанавливается в "1" при переполнении FIFO и сбрасывается в "0" при появлении в FIFO в процессе считывания информации одного свободного слова.

Сигналы FULL и ERROR со всех FIFO поступают на коммутатор, который позволяет подключить линии GPIO4 .. GPIO15 процессора TMS320C6416 к любым сигналам FULL и ERROR любых FIFO, подключенных к соответствующему процессору. Сигналы объединяются по схеме "ИЛИ", поэтому не рекомендуется на одной линии объединять сигналы FULL и EMPTY. Такая гибкость позволяет вводить данные в процессор TMS320C6416 разными способами. Дополнительные рекомендации по организации ввода данных приведены в [2].

2.4.4 Управление цифровыми приемниками

Конструкция устройств RDMA предусматривает возможность управления цифровыми приемниками ISL5216, установленными на мезонинах PDDC непосредственно из программы, исполняемой процессорами TMS320C6416. Каждый процессор может управлять только своим мезонином PDDC. Процедура управления подробно описана в [2].

2.4.5 Особенности работы при разных конфигурациях

Разные исполнения субмодулей, входящих в состав устройства RDMA накладывают существенные ограничения на процессы, рассмотренные выше.

Исполнения субмодулей АЦП определяют количество аналоговых входов. Исполнения субмодулей PDDC определяют количество каналов цифрового приема. В однопроцессорных исполнениях базового модуля все FIFO подключены к процессору DSPX.

2.4.6 Адресное пространство модулей

Внутреннее адресное пространство устройств RDMA, используемых в их составе субмодулей с указанием назначения отдельных регистров описано в [2].

2.5 Устройство и работа устройств RDMA с мезонином ADC-2-12

2.5.1 Применимые конфигурации

Этот раздел описывает схему передачи данных устройств RDMA, имеющих в своем составе:

- базовый модуль в одно- или двухпроцессорном исполнении;
- субмодули ADC-2-12 (в любом из исполнений);
- Субмодули преобразователей частоты RRL (в любом из исполнений).

Эти конфигурации, в основном, предназначены для обработки нескольких сигналов с полосой до 25 МГц в диапазоне входных частот 950 .. 2050 МГц.

2.5.2 Передача данных от АЦП

Схема передачи данных от АЦП к процессорам ЦОС изображена на рисунке 2.6. Ввод данных в процессор ЦОС из АЦП осуществляется следующим образом.

Сигналы со входов “1” и “2” поступают на АЦП, расположенные на submodule ADC-2-12. Сигнал дискретизации для АЦП вырабатывается submodule FFD или, в случае отсутствия submodule, подается со входа “Fs”.

Цифровые отсчеты входного сигнала с выходов АЦП поступают на коммутатор выходов АЦП, который позволяет подключить к каждому из каналов передачи данных “А” .. “D” любой из выходов АЦП. Потоки данных по каналам передачи данных с мезонина ADC-2-12 поступают на FIFOA и FIFOB (512x32 разряда) ПЛИС базового модуля. FIFO процессора DSPX подключено к каналу передачи данных “А”, FIFO процессора DSPY подключено к каналу передачи данных “В”. FIFOA подключено в адресное пространство процессора по адресу 0xB0000000. отсчеты АЦП компануются в слова по два отсчета в слове, более ранний отсчет размещается в разрядах D0 .. D15, более поздний - в разрядах D31 .. D16.

Пропускной способности шины EMIFA каждого процессора (100 МГц, 32 разряда) вполне достаточно, чтобы обеспечить непрерывный ввод потока данных с одного АЦП.

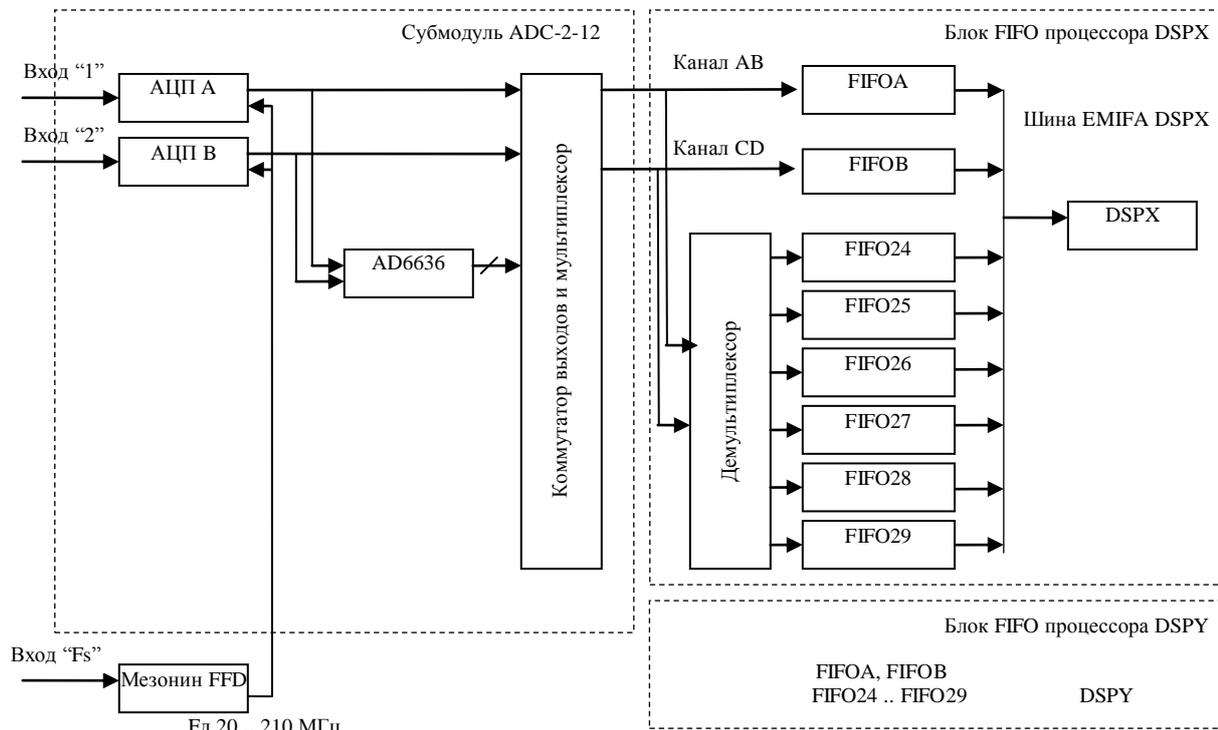


Рисунок 2.6

2.5.3 Передача данных от цифровых приемников

Схема передачи данных от цифровых приемников к процессорам ЦОС изображена на рисунке 2.6. Ввод данных в процессор ЦОС из цифровых приемников осуществляется следующим образом.

Сигналы со входов "1" и "2" поступают на АЦП, расположенные на мезонине ADC-2-12. Сигнал дискретизации для АЦП вырабатывается субмодулем FFD или, в случае отсутствия субмодуля, подается со входа "Fs".

Оцифрованный сигнал с выходов АЦП поступает на микросхему AD6636 фирмы Analog Devices, в которой расположены 6 каналов цифровых радиоприемников. Обработанные цифровыми приемниками потоки данных поступают по выходам "PA", "PB", "PC" микросхемы AD6636 на коммутатор выходов и мультиплексор. Мультиплексор устроен таким образом, что комплексные отсчеты I, Q с выходов "A", "B", "C" AD6636 можно подавать на любой из выходных каналов АЦП "A", "B", "C", на выход канала "D" в этом случае передается вспомогательная информация, необходимая при демультимплексировании отсчетов из разных каналов на основной плате. Таким образом, на выходах "A" .. "D" АЦП могут одновременно передаваться потоки данных с двух АЦП, с одного АЦП и с одного выхода AD6636, или с 3 выходов AD6636.

Потоки данных по каналам передачи данных “А” .. “D” с мезонина ADC-2-12 поступают на базовый модуль. Коммутационная ПЛИС базового модуля содержит 6 FIFO (FIFO24 .. FIFO29) с организацией 512x32 разряда, которые распределены между процессорами DSPX и DSPY. Отсчеты в эти FIFO поступают через демультимплексор, который помещает в FIFO24 отсчеты с выхода канала 0 цифрового приемника AD6636, FIFO25 - канала 1, FIFO26 - канала 2, FIFO27 - канала 3, FIFO28 - канала 4, FIFO29 - канала 5. FIFO подключены к адресному пространству процессора 32-разрядной синхронной шиной. Комплексные отсчеты компонуются по два в одно слово данных шины, I - в разряды D0 .. D15, Q - в разряды D31 .. D16.

Каждое FIFO генерирует два сигнала, предназначенных для организации непрерывной передачи данных. Сигнал FULL генерируется при поступлении в FIFO определенного количества отсчетов N. Значение N может меняться от 0 до 511 в специальном регистре настройки FIFO. При значении N равном 0 сигнал FULL не генерируется. При включении модуля по умолчанию устанавливается рекомендуемое значение N, равное 256. Сигнал FULL представляет собой короткий импульс положительной полярности.

Сигнал ERROR генерируется при переполнении FIFO и свидетельствует о потере информации. Сигнал “ERROR” устанавливается в “1” при переполнении FIFO и сбрасывается в “0” при появлении в FIFO в процессе считывания информации одного свободного слова.

Сигналы FULL и ERROR со всех FIFO поступают на коммутатор, который позволяет подключить линии GPIO4 .. GPIO15 процессора TMS320C6416 к любым сигналам FULL и ERROR любых FIFO, подключенных к соответствующему процессору. Сигналы объединяются по схеме “ИЛИ”, поэтому не рекомендуется на одной линии объединять сигналы FULL и EMPTY. Такая гибкость позволяет вводить данные в процессор TMS320C6416 разными способами. Дополнительные рекомендации по организации ввода данных приведены в [2].

2.5.4 Управление цифровыми приемниками

Конструкция устройств RDMA не предусматривает возможность управления цифровыми приемниками AD6636, установленными на мезонине ADC2 непосредственно из программы, исполняемой процессорами TMS320C6416. Все операции управления должны выполняться из программного обеспечения, работающего на компьютере с помощью функций управления DDC из библиотеки управления DSP64162.DLL или непосредственно с помощью доступа к регистрам AD6636. Процедура управления с помощью функций управления DDC подробно описана в [2].

2.5.5 Особенности работы при разных конфигурациях

Разные исполнения устройств RDMA накладывают существенные ограничения на процессы, рассмотренные выше.

В зависимости от исполнения различные submodule ADC-2-12 имеют 1 или 2 аналоговых входа и, соответственно, 1 или 2 АЦП, количество цифровых приёмников может быть или 6, или ни одного.

2.5.6 Адресное пространство модулей

Внутреннее адресное пространство устройств RDMA, используемых в их составе submodule с указанием назначения отдельных регистров описано в [2].

2.6 Устройство и работа устройств RDMA с мезонином ADC-2-12 и мезонином PDDC-24

2.6.1 Применимые конфигурации

Этот раздел описывает схему передачи данных устройств RDMA, имеющих в своем составе:

- базовый модуль в одно- или двухпроцессорном исполнении;
- submodule ADC-2-12 (в любом из исполнений);
- submodule преобразователей частоты RRL-1 (в любом из исполнений);
- submodule PDDC-24 (в любом из исполнений);

Эти конфигурации предназначены для одновременного приёма большого количества сигналов с шириной полосы частот не более 1 МГц.

Эти конфигурации, в основном, предназначены для обработки нескольких сигналов с полосой до 1 МГц в диапазоне входных частот 950 .. 2050 МГц с двумя цифровыми преобразованиями.

2.6.2 Передача данных от АЦП

В данной конфигурации передача данных от АЦП в штатном режиме не предусмотрена. Однако если сконфигурировать устройство таким образом, как будто оно не содержит мезонина PDDC-24, то для каждого процессора DSPX и DSPY будут доступны одновременно до 6 каналов цифровых приемников с мезонина ADC и 2 канала АЦП. Устройство модуля в таком режиме описано в разделе 2.5.

2.6.3 Передача данных от цифровых приемников

В данной конфигурации передача данных от DDC, установленных в мезонине ADC-2-12 в штатном режиме не предусмотрена. Однако если сконфигурировать устройство таким образом, как будто оно не содержит мезонина PDDC-24, то для каждого процессора DSPX и DSPY будут доступны одновременно до 6 каналов цифровых приемников с мезонина ADC и 2 канала АЦП. Устройство модуля в таком режиме описано в разделе 2.5.

Схема передачи данных от цифровых приемников, установленных на мезонине PDDCK к процессорам ЦОС изображена на рисунке 2.67 Ввод данных в процессор ЦОС из цифровых приемников осуществляется следующим образом.

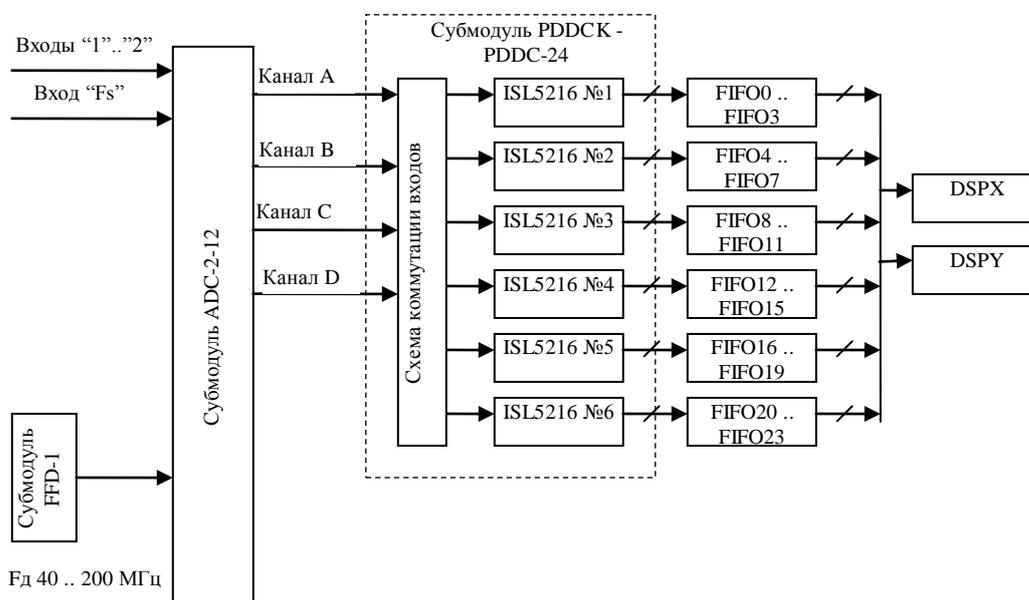


Рисунок 2.7

Сигналы со входов "1" и "2" поступают на АЦП, расположенные на мезонине ADC-2-12. Сигнал дискретизации для АЦП вырабатывается submodule FFD или, в случае отсутствия submodule, подается со входа "Fs".

Оцифрованный сигнал с выходов АЦП поступает на микросхему AD6636 фирмы Analog Devices, в которой расположены 6 каналов цифровых радиоприемников. Обработанные цифровыми приемниками потоки данных мультиплексируются и по выходам "А", "В", "С", "D" поступают на базовый модуль. Коммутационная ПЛИС базового модуля демultipлексирует эти потоки и подает их на входы "А", "В", "С", "D" мезонина PDDC К. Комплексные отсчеты компонуются по два в одно слово данных шины, I - в разряды D0 .. D15, Q - в разряды D31 .. D16.

Потоки обработанных в микросхемах ISL5216 данных выходят из мезонина PDDC-24 по 24 синхронным последовательным шинам, независимым друг от друга, и поступают на базовую плату.

В ПЛИС на базовом модуле имеется 24 FIFO с организацией 128x32 разряда, на которые поступают потоки данных с мезонина PDDCK. При этом младшие 16 разрядов каждого слова содержат отсчет I, старшие 16 разрядов соответствующий ему отсчет Q. Рекомендации по настройке ISL5216 для работы в таком режиме приведены в [2]. FIFO совершенно независимы и могут работать с разными скоростями входных данных.

Пропускной способности шины EMIFA каждого процессора (100 МГц, 32 разряда) вполне достаточно, чтобы обеспечить непрерывный ввод потока данных с 24 каналов ISL5216, работающих с максимальной выходной скоростью (1 MS/s) одновременно.

Каждое FIFO генерирует два сигнала, предназначенных для организации непрерывной передачи данных. Сигнал FULL генерируется при поступлении в FIFO определенного количества отсчетов N. Значение N может меняться от 0 до 511 в специальном регистре настройки FIFO. При значении N равном 0 сигнал FULL не генерируется. При включении модуля по умолчанию устанавливается рекомендуемое значение N, равное 256. Сигнал FULL представляет собой короткий импульс положительной полярности.

Сигнал ERROR генерируется при переполнении FIFO и свидетельствует о потере информации. Сигнал "ERROR" устанавливается в "1" при переполнении FIFO и сбрасывается в "0" при появлении в FIFO в процессе считывания информации одного свободного слова.

Сигналы FULL и ERROR со всех FIFO поступают на коммутатор, который позволяет подключить линии GPIO4 .. GPIO15 процессора TMS320C6416 к любым сигналам FULL и ERROR любых FIFO, подключенных к соответствующему процессору. Сигналы объединяются по схеме "ИЛИ", поэтому не рекомендуется на одной линии объединять сигналы FULL и EMPTY. Такая гибкость позволяет вводить данные в процессор TMS320C6416 разными способами. Дополнительные рекомендации по организации ввода данных приведены в [2].

2.6.4 Управление цифровыми приемниками

Конструкция устройств RDMA не предусматривает возможность управления цифровыми приемниками AD6636, установленными на мезонине ADC2 непосредственно из программы, исполняемой процессорами TMS320C6416. Все операции управления должны выполняться из программного обеспечения, работающего на компьютере с помощью функций управления DDC из библиотеки управления DSP64162.DLL или непосредственно с помощью доступа к регистрам AD6636. Процедура управления с помощью функций управления DDC подробно описана в [2].

Цифровыми приемниками ISL5216, установленными на мезонинах PDDC, можно управлять непосредственно из программы, исполняемой процессорами TMS320C6416. Мезонином PDDC К может управлять только DSPX. Управление может выполняться из программного обеспечения, работающего на компьютере с помощью функций управления DDC из библиотеки управления DSP64162.DLL или непосредственно с помощью доступа к регистрам ISL5216.

Процедура управления подробно описана в [2].

2.6.5 Особенности работы при разных конфигурациях

Разные исполнения устройств RDMA накладывают существенные ограничения на процессы, рассмотренные выше.

В зависимости от исполнения различные submodule ADC-2-12 имеют 1 или 2 аналоговых входа и, соответственно, 1 или 2 АЦП.

2.6.6 Адресное пространство модулей

Внутреннее адресное пространство устройств RDMA, используемых в их составе submodule с указанием назначения отдельных регистров описано в [2].

2.7 Последовательные порты

Устройства серии RDMA могут иметь 2 разъема SERIAL PORT X и SERIAL PORT Y. На эти разъемы выведены последовательные порты MBSP0 процессоров DSPX и DSPY соответственно. Эти разъемы предназначены для соединения нескольких устройств RDMA в единый вычислительный кластер.

Линии портов MBSP0 соответствуют стандарту LVPECL с уровнем +3.3В. Назначение и номера контактов разъемов SERIAL PORT 1 и SERIAL PORT 2 приведены в таблице 2.1.

Внимание. *Использованные буфера являются однонаправленными, поэтому порты MBSP0 необходимо настраивать таким образом, чтобы выводы приемника CLKRO, FSRO работали на вход. Таким образом, приемник не может служить источником тактовой частоты и синхроимпульсов. Других ограничений по настройке портов MBSP не существует.*

Таблица 2.1

Контакт	Цепь	Тип	Описание
1	CLKRO+	вход	Прямой вход тактовой частоты приемника.
2	CLKRO-	вход	Инверсный вход тактовой частоты приемника.
3	FSRO+	вход	Прямой вход кадровой синхронизации приемника.
4	FSRO-	вход	Инверсный вход кадровой синхронизации приемника.
5	DRO+	вход	Прямой вход данных приемника.
6	DRO-	вход	Инверсный вход данных приемника.
7	GND	корпус	
8	CLKSO+	вход	Прямой вход внешней тактовой частоты.
9	CLKSO-	вход	Инверсный вход внешней тактовой частоты.
10	GND	корпус	
11	DXO-	выход	Прямой выход данных передатчика.
12	DXO+	выход	Инверсный выход данных передатчика.
13	FSXO-	выход	Прямой выход кадровой синхронизации передатчика.
14	FSXO+	выход	Инверсный выход кадровой синхронизации передатчика.
15	CLKXO-	выход	Прямой выход частоты тактирования передатчика.
16	CLKXO+	выход	Инверсный выход частоты тактирования передатчика.

2.8 Устройство и работа submodule RRL-1-xx

Submodule RRL-1 представляет собой одноканальный преобразователь частоты сигналов из расширенного L диапазона на ПЧ 140 МГц. Устройство и работа submodule RRL-1 описаны в [3].

2.9 Устройство и работа submodule RRL-2-xx

Submodule RRL-2 представляет собой двухканальный преобразователь частоты из расширенного L диапазона на ПЧ 140 МГц. Устройство и работа submodule RRL-2 описаны в [4].

2.10 Устройство и работа submodule FFD-1

Submodule FFD-1 представляет собой перестраиваемый генератор частоты дискретизации. Устройство и работа submodule FFD-1 описаны в [5].

2.11 Устройство и работа submodule ADC-2-12

Submodule ADC-2-12 представляет собой двухканальный аналогово-цифровой преобразователь. Устройство и работа submodule ADC-2-12 описаны в [6].

2.12 Устройство и работа submodule ADC-8-14

Submodule ADC-8-14 представляет собой восьмиканальный аналогово-цифровой преобразователь. Устройство и работа submodule ADC-8-14 описаны в [7].

2.13 Устройство и работа базового модуля MBDSP-T64-2

Базовый модуль MBDSP-T64-2 представляет собой плату в конструктиве PCI, на которую устанавливаются все остальные submodule. Устройство и работа MBDSP-T64-2 описаны в [8].

3 Эксплуатация

3.1 Эксплуатационные ограничения

Электропитание устройства RDMA должно осуществляться от слота PCI ПЭВМ (в соответствии с PCI Local Bus Specification, Revision 3.0 от 12 августа 2002 г.)

Модуль MBDSP должен эксплуатироваться в отапливаемых помещениях при следующих климатических условиях:

- температура окружающей среды от 5°C до 40°C;
- относительная влажность воздуха до 80% при температуре 25°C;
- отсутствие конденсата;
- атмосферное давление от 720 до 780 мм рт. ст.

3.2 Подготовка модуля к работе

3.2.1 Меры безопасности при подготовке модуля к работе

3.2.1.1 Модуль, после установки в ПЭВМ, относится к 1 классу электротехнических изделий по способу защиты человека от поражения электрическим током согласно ГОСТ 12.2.007.0-75.

3.2.1.2 Защитное заземление модуля должно осуществляться через кабель питания ПЭВМ имеющий заземляющую жилу и вилку с заземляющим контактом. Рабочее место должно быть оборудовано розетками с контактами защитного заземления.

3.2.1.3 К работе с модулем допускается персонал, прошедший обучение в соответствии с требованиями ГОСТ 12.0.0004-79, изучивший эксплуатационную документацию на модуль и имеющий квалификационную группу по электробезопасности не ниже третьей для работы с установками до 1000 В.

3.2.1.4 Установку устройства RDMA в ПЭВМ и его демонтаж производите только при отключенном напряжении электропитания.

3.2.1.5 Меры безопасности при ремонте устройства RDMA не предусматриваются, так как устройство RDMA не подлежит ремонту в условиях эксплуатации.

3.2.2 Правила и порядок осмотра и проверки пригодности к использованию

Осмотр и проверку готовности устройства RDMA проводите в следующей последовательности:

- проверьте комплектность поставки в соответствии с таблицей 1.1 и таблицей 1.2;

– после извлечения содержимого из упаковки произведите наружный осмотр устройства RDMA и входящих в его состав submodule. Проверьте состояние передней панели, ВЧ и НЧ разъемов, элементов установленных на модуль, обратив внимание на отсутствие механических повреждений и четкость маркировки;

– проверьте правильность установки submodule на RDMA, затяжку винтов крепежа и их пломбировку эмалью.

Модуль с обнаруженными дефектами к эксплуатации не допускается.

3.2.3 Указания по включению и подготовке устройства RDMA к работе

Установка устройства RDMA в ПЭВМ производится в следующей последовательности:

– обратитесь к документации на Ваш компьютер для ознакомления с процедурой вскрытия корпуса и доступа к слотам расширения;

– выберите свободный слот PCI полного размера и удалите защитную планку слота на задней панели компьютера;

– установите устройство RDMA в свободный слот PCI и закрепите ее винтом за стальную накладку;

– закройте компьютерный блок и включите питание компьютера.

После включения компьютера необходимое адресное пространство и вектор прерывания установятся автоматически при выполнении операции Plug&Play.

3.2.4 Установка программного обеспечения устройства RDMA

Установка программного обеспечения устройства RDMA производится в следующей последовательности:

– установите устройство RDMA в соответствии с разделом 3.2.1;

– вставьте компакт-диск с программным обеспечением из комплекта поставки в привод компакт дисков ПЭВМ и закройте лоток привода;

– с помощью “проводника” или другими средствами операционной системы запустите на исполнение файл “setup.exe” в корневом каталоге компакт диска;

– следуйте инструкциям программы установки.

Драйвера для модуля устанавливаются автоматически в процессе установки. Однако Вы можете установить их, не устанавливая остальное программное обеспечение. Файлы драйверов для различных операционных систем находятся в папке Drivers в корневом каталоге прилагаемого компакт-диска.

3.2.5 Перечень возможных неисправностей

Возможные неисправности устройства RDMA и методы их устранения приведены в таблице

3.1.

Таблица 3.1

Описание неисправности	Возможная причина	Указания по выявлению неисправной сборочной единицы	Указания по устранению неисправности
1. Операция Plug&Play для устройства не выполняется, устройство отсутствует в списке оборудования	1. Сбой при выполнении операции Plug&Play.	1.1 Перезагрузите ПЭВМ.	Выполните поиск нового оборудования стандартными средствами ОС.
	2. Отсутствует одно из напряжений питания PCI слота +3,3 В, или +5 В	2.1 Проверьте правильность установки модуля в PCI слот, отсутствие загрязнения ламелей разъема и механических повреждений.	Устраните выявленные неисправности в ПЭВМ при отсутствии напряжения электропитания. В случае невозможности восстановления напряжений питания используйте другой исправный слот PCI, либо замените ПЭВМ.
	3. Модуль RDMA установлен в PCI слот с окружением +5В	3.1 Изучите техническое описание используемой материнской платы ПЭВМ и убедитесь что ее PCI слоты соответствуют спецификации PCI Local Bus Specification, Revision 2.1	Категорически запрещается использовать устройство RDMA в PCI слотах поддерживающих пятивольтовое окружение. Замените ПЭВМ.
	4. Выход из строя PCI контроллера устройства RDMA	4.1 Выполните пункты проверок 1.1–3.1. При положительном результате проверок выносится заключение о поломке PCI контроллера.	Составьте рекламационный акт неисправности и направьте модуль на ремонт предприятию-изготовителю. Замените неисправное устройство RDMA на исправное.

3.2.6 Порядок выключения и демонтажа устройства RDMA

Выключение модуля производится путем отключения напряжения электропитания ПЭВМ, в которой он эксплуатируется, при этом рекомендуется выключать ПЭВМ в соответствии с требованиями операционной системы и в порядке, указанном в документации к ПЭВМ.

Перед демонтажем модуля необходимо действовать в порядке, обратном 3.2.3:

- откройте корпус ПЭВМ и обеспечьте свободный доступ к слотам PCI;
- отсоедините от устройства RDMA все подключенные кабели и жгуты;
- открутите винт, крепящий модуль к корпусу ПЭВМ;
- извлеките модуль из слота PCI;
- установите на место снятую при монтаже защитную заглушку.

После демонтажа устройство RDMA, компакт диск и прочие элементы комплекта рекомендуется уложить в фирменную упаковку.

3.2.7 Меры безопасности при эксплуатации изделия

При работе с модулем выполняйте требования, приведенные в разделе 3.2.1.

При работе с модулем выполняйте требования ПОТРМ-016-2001 “Межотраслевые правила по охране труда при эксплуатации установок”, ПТЭЭП-2003 “Правила технической эксплуатации электроустановок потребителей” и ГОСТ 12.1.019-79.

При работе с модулем соблюдайте санитарные требования по размещению и режиму согласно СанПиН 2.2.2./2.4 1340-03. В частности, при работе с ПЭВМ выполняйте следующие санитарные требования:

- площадь рабочего места оператора не менее 6 м²;
- освещенность рабочего места должна быть не менее 300 лк;
- непрерывная работа оператора на ПЭВМ не должна превышать 1 ч, после каждого часа работы устанавливать перерыв не менее 15 мин;
- общая продолжительность работы оператора на ПЭВМ должна быть не более 6 ч.

Выявление неисправностей при включенной аппаратуре производите с соблюдением общих мер безопасности.

Устранение неисправностей производите только при отключенном напряжении электропитания ПЭВМ.

3.3 Действия в экстремальных условиях

При коротком замыкании в аппаратуре ПЭВМ, в которой используется RDMA, обесточьте её. Отключите кабели питания от сети 50 Гц, 220 В.

При загорании аппаратуры разрешается пользоваться огнетушителями углекислотными типа ОУ-2, ОУ-5.

4 Техническое обслуживание

Устройство серии RDMA обслуживается согласно раздела 3 руководства по эксплуатации на базовый модуль MBDSP-T64-2 [8].

5 Хранение

Модуль должен храниться в упакованном виде в сухих отапливаемых и вентилируемых помещениях при температуре от 5 до 80°C и относительной влажности не более 80%.

Упаковка, упаковочные материалы и способы упаковки должны обеспечивать предохранение модуля от повреждений и статического электричества.

При подготовке модуля к длительному хранению необходимо провести консервацию. Метод консервации заключается в изоляции модуля от окружающей среды с помощью упаковочных антистатических материалов с последующим осушением воздуха в изолированном объеме влагопоглотителем (силикагелем).

6 Транспортирование

Модуль транспортировать в штатной упаковке водным, воздушным, железнодорожным или автомобильным транспортом на любое расстояние без ограничения скорости, в соответствии с правилами, действующими на соответствующем виде транспорта.

Упакованный модуль при транспортировании должен быть закреплен так, чтобы в пути не было его смещения и ударов упаковки.

При транспортировании модуль должен быть защищен от воздействия атмосферных осадков.

Транспортирование модуля внутри помещений должно осуществляться в антистатической упаковке. Масса модуля не превышает 3 кг, поэтому разрешается переносить его вручную.

Список литературы

1. TMS320C6414T, TMS320C6416T, TMS320C6416T Fixed point digital signal processors, SPRS226H, November 2003, Revised August 2005, Texas Instruments.
2. “Устройства семейства RDMA. Руководство по программированию”, ООО “Резонанс РД”, 2006.
3. Модуль RRL-1. Руководство по эксплуатации. ООО “Резонанс РД”, 2006.
4. Модуль RRL-2. Руководство по эксплуатации. ООО “Резонанс РД”, 2006.
5. Модуль FFD-1. Руководство по эксплуатации. ООО “Резонанс РД”, 2006.
6. Модуль ADC-2-12. Руководство по эксплуатации. ООО “Резонанс РД”, 2006.
7. Модуль ADC-8-14. Руководство по эксплуатации. ООО “Резонанс РД”, 2006.
8. Модуль MBDSP-T64-2. Руководство по эксплуатации. ООО “Резонанс РД”, 2006.

Важные замечания

ООО "Резонанс РД" оставляет за собой право модификации своих продуктов, и прекращать выпуск и поддержку без уведомления пользователей этих продуктов и предоставления им какой либо информации о возможных заменах или применению продукции третьих фирм.

ООО "Резонанс РД" ведет постоянную работу по улучшению своих продуктов, в том числе и сопроводительной документации, однако это не значит, что предоставляемые материалы полностью свободны от ошибок и обладают исчерпывающей полнотой. ООО "Резонанс РД" предоставляет техническую поддержку своих продуктов по электронной почте (Email: support@resonance.ru), но не гарантирует предоставления полной и исчерпывающей информации по возникающим у пользователей вопросам.

ООО "Резонанс РД" не несет ответственности за неправильное применение своих продуктов в составе других изделий и не несет ответственности за работоспособность этих изделий.

ООО "Резонанс РД" не несет ответственности за работоспособность и безопасность своих продуктов при нарушении максимальных рабочих режимов или условий эксплуатации.

Все зарегистрированные торговые марки и товарные знаки являются собственностью их правообладателей.