

RS0010RU - January 2007

Модуль ADC-8-14. Руководство по эксплуатации.

Модули ЦОС серии RDMA.

МОДУЛЬ ADC-8-14

Руководство по эксплуатации

Версия 1.0.



Аннотация

Устройства ЦОС серии RDMA имеют модульную конструкцию, позволяющую адаптировать их для различных задач. В этом документе содержится информация, необходимая для использования субмодулей ADC-8-14 из состава серии RDMA.

Документ предназначен для специалистов, использующих или планирующих использование модулей семейства RDMA.

Содержание

Π	еречени	принятых сокращений	3					
		2						
1	Назначение							
2	Texi	нические характеристики	6					
	2.1	Основные технические характеристики.						
	2.2	Конструктивные параметры						
3	Ком	плект поставки и информация для заказа модуля						
4	Уст	оойство и работа модуля	10					
5	Map	кировка и пломбирование	18					
6	Упа	ковка	19					
7	Пра	вила эксплуатации	20					
	7.1	Эксплуатационные ограничения	20					
	7.2	Работа с модулем	20					
	7.2.1	Меры безопасности при работе с модулем	20					
	7.2.2	2 Правила и порядок осмотра и проверки готовности модуля к использованию	21					
	7.2.3	В Указания по включению и подготовке модуля к работе	21					
	7.2.4	Порядок контроля работоспособности модуля	22					
	7.2.5	Б Поиск и устранение неисправностей в работе модуля	23					
	7.2.6	б Порядок выключения и демонтажа модуля	24					
	7.2.7	 Действия в экстремальных условиях 	24					
8	Xpa	нение	25					
9		Транспортирование						
Л	итерату	pa	27					
П	риложе	ние А. Пользовательские разъемы модуля	28					



Перечень принятых сокращений

АЦП – аналого-цифровой преобразователь

ВЧ - высокая частота

НЧ - низкая частота

ОТК - отдел технического контроля

ПЛИС – программируемая логическая интегральная схема

ПП – печатная плата

ПЧ – промежуточная частота

ПЭВМ – персональная электронно-вычислительная машина

РЭ – руководство по эксплуатации

ФПО – функциональное программное обеспечение

ЭРЭ - электрорадиоэлементы

CD - компакт диск



Введение

Настоящее руководство по эксплуатации (РЭ) предназначено для изучения и правильной эксплуатации модуля многоканального аналого-цифрового преобразования ADC-8-14 (в дальнейшем Модуль) и распространяется на все его модификации.

Руководство по эксплуатации является документом, содержащим следующие сведения:

- технические данные и принцип работы модуля;
- правила использования модуля по назначению;
- правила хранения и транспортирования модуля.

В документе представлен пример применения ADC-8-14 совместно с базовым модулем MBDSP-T64-2 из семейства устройств цифровой обработки сигналов RDMA.

Обслуживающий персонал, работающий с модулем, должен ознакомиться с устройством и работой микросхем ADS5500 [1] и алгоритмом конфигурирования ПЛИС типа FPGA Cyclone II фирмы Altera [2, 3], а так же иметь навыки работы с ПЭВМ.



1 Назначение

Модуль разработан для применения в составе устройств цифровой обработки радиосигналов и представляет собой многоканальное устройство аналого-цифрового преобразования на базе 14-ти разрядных АЦП типа ADS5500.

В зависимости от исполнения модуль имеет от 1 до 8 каналов аналогового ввода сигналов с шириной полосы группового спектра до 62,5 МГц каждый.

Модуль предназначен для эксплуатации в непрерывном режиме в отапливаемых помещениях при:

- температуре окружающей среды от 5 до 40 °C;
- относительной влажности воздуха до 80 % при температуре 25 °C.

Модуль разработан для применения совместно с устройствами типа MBDSP-T64-2 из семейства программно-аппаратных средств обработки сигналов серии RDMA.



2 Технические характеристики.

2.1 Основные технические характеристики.

диапазон частот входного сигнала
 от 10 МГц до 300 МГц;

– частота сигнала дискретизации АЦП
 от 10 МГц до 125 МГц;

– разрядность АЦП 14 бит;

- максимальный уровень входного сигнала + 7 дБм (0,45 B);

– минимальный уровень входного сигнала тактовой частоты 0 дБм (0,225 В);

– максимальный уровень входного сигнала тактовой частоты + 20 дБм (2,25 В);

– динамический диапазон (двухсигнальный) не менее 75 дБ;

- входное сопротивление аналоговых входов и сигнала

тактовой частоты 50 Ом;

- количество каналов аналогового ввода

(в зависимости от исполнения) 1, 2, 3, 4, 5, 6, 7 или 8;

интерфейс передачи данных
 синхронный
 параллельный

интерфейс 8 каналов по 16

бит;

– развязка между каналами не менее 90 дБ;

- скорость передачи в каждом канале

интерфейса передачи данных до 250 МБайт/с;

- интерфейс управления SPI;

– скорость передачи данных в интерфейсе управления до 16 Мбит/с;

– интерфейс конфигурации встроенной ПЛИС Passive Serial [3];

скорость передачи данных в интерфейсе конфигурации
 16 Мбит/с;

– входные и выходные уровни сигналов интерфейсов LVCMOS;

- напряжение питания + 5 B±0,25B;

– потребляемая мощность
 не более 4,5 Вт

2.2 Конструктивные параметры

- тип интерфейсного разъёма вилка TOLC-145-12-S-Q-LC;

тип разъёмов входов аналоговых
 розетка

сигналов и сигнала тактовой частоты LEMO EPL.00.250.NTN;

тип внутреннего разъёма входа тактовой частоты розетка MMCX-908-24100;

- габаритные размеры модуля127,5х83х14,8 мм;



– масса модуляне более 0,15 кг.

Модуль выполнен в виде платы мезонина, что обеспечивает установку его в качестве субмодуля на материнские платы (типа MBDSP-T64-2).

Внешний вид модуля представлен на рис. 1, 2. Присоединительные и габаритные размеры приведены на рисунках 3, 4, 5.



Рис. 1 Модуль ADC-8-14 (вид сверху)

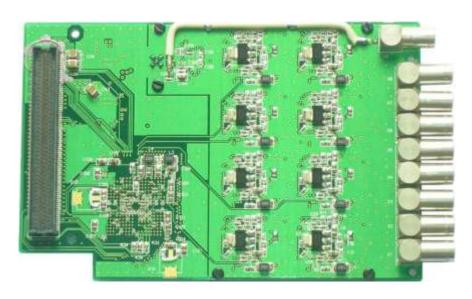


Рис. 2 Модуль АDC-8-14 (вид снизу)



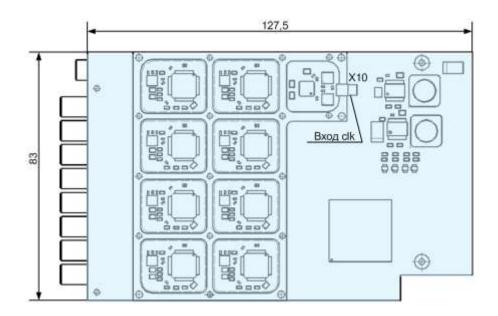


Рис. 3 Габаритные размеры модуля

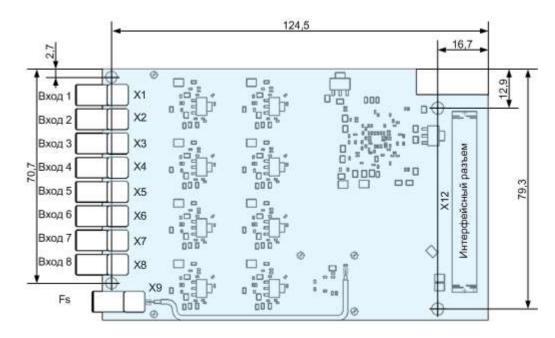


Рис. 4 Присоединительные размеры модуля

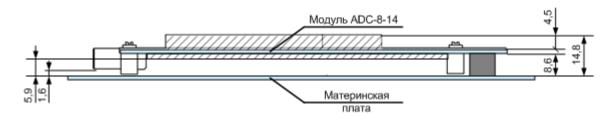


Рис. 5 Установка модуля на материнскую плату



3 Комплект поставки и информация для заказа модуля

Комплект поставки модуля должен соответствовать таблице 1.

Таблица 1

Наименование	Кол-во	Примечание
1. Модуль ADC-8-14	1 шт.	
2. Вилка кабельная ММСХ 908-433000	1 шт.	(опционально)
3. Вилка кабельная FFA.00.250.NTAC29	9 шт.	(опционально)
4. Винт М2 (крепежный)	8 шт.	(опционально)
5. Стойка (крепежная)	4 шт.	(опционально)
6. Паспорт	1 экз.	
7. Руководство по эксплуатации	1 экз.	на CD
8. Упаковка	1 шт.	
9. Функциональное ПО (конфигурационный	1 шт.	на CD
файл ADC_8.rbf)		

Модуль выпускается в четырёх исполнениях, отличающихся количеством каналов аналогового ввода. Вариант исполнения зашифрован в последних двух цифрах названия модуля.

Запись названия модуля при заказе и в конструкторской документации в зависимости от исполнения выполняется следующим образом:

Модуль ADC-8-14-X — где, X количество каналов аналого-цифрового преобразования (1, 2, 3, 4, 5, 6, 7, 8).



4 Устройство и работа модуля.

Устройство и работа модуля рассматриваются по схеме электрической функциональной, приведенной на рис. 6

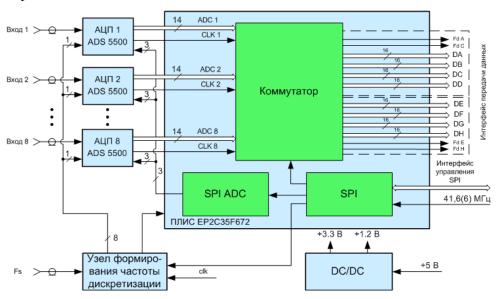


Рис. 6 Схема электрическая функциональная модуля

Входные аналоговые сигналы и сигнал внешней частоты дискретизации для АЦП поступают на схему модуля через высокочастотные розетки типа LEMO EPL.00.250.NTN. Дополнительно внутреннюю частоту дискретизации можно подать через разъем MMCX-908-24100 (Вход clk на рис. 3). Схема управления модулем позволяет подключать узел формирования частоты дискретизации к необходимой тактовой частоте (внутренней или внешней).

Схема модуля, построенная на базе микросхем АЦП ADS5500, обеспечивает аналогоцифровое преобразование входных сигналов с рабочими частотами до 300 МГц и полосой до 62,5 МГц. Частота сигнала дискретизации Fs (либо clk) должна выбираться из диапазона частот от 10 МГц до 125 МГц и должна быть рассчитана исходя из полосы и центральной частоты входного сигнала в соответствии с требованиями теоремы Найквиста. Все АЦП тактируются одним сигналом частоты дискретизации. Коды цифровых отсчётов входных сигналов с выходов АЦП поступают на ПЛИС.

ПЛИС обеспечивает выполнение двух основных функций: коммутацию потоков цифровых отсчётов сигналов и формирование сигналов интерфейсов передачи данных и управления.

Коммутация осуществляется Коммутатором, обеспечивающим подачу отсчётов входных сигналов от обоих АЦП на выходные каналы DA, DB, DC, DD, DE, DF, DG, DH. Программируемый Коммутатор является полнодоступным, т.е. любой его вход может быть подсоединён к любому его выходу.



Данные от АЦП — 14-разрядные коды отсчётов сигналов поступают на выход через коммутатор с частотой, равной частоте дискретизации, значения которой в различных применениях могут изменяться от 10 МГц до 125 МГц. Перед передачей в параллельный интерфейс коды отсчётов АЦП преобразуются в 16-разрядные коды, формат которых приведен на рис. 7а и рис. 7б.

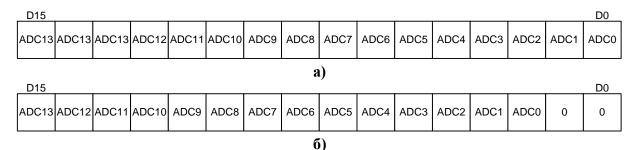


Рис. 7 Формат кода отсчёта АЦП при выводе по шинам DA,DB, DG, DH (a) и шинам DC, DD, DE, DF (б).

В шинах DA, DB, DG, DH младшие 14 разрядов кода АЦП ADC13...ADC0 являются непосредственно кодом отсчёта, два следующих разряда расширяют старший бит в коде отсчёта АЦП. В шинах DC, DD, DE, DF младшие два бита кода всегда установлены в ноль, а остальные разряды заполнены кодом АЦП ADC13...ADC0.

Данные, передаваемые через порты DA, DB, DC и DD, сопровождаются тактовыми частотами FdA и FdC; данные, передаваемые через порты DE, DF, DG и DH, сопровождаются тактовой частотой FdE и FdH. Частоты FdA, FdC, FdE и FdH равны между собой, но выводятся через разные контакты интерфейсного разъёма.

Временные диаграммы на контактах интерфейсного разъёма по шинам DA...DG представлены на рис. 9.

Управление модулем осуществляется по синхронному последовательному интерфейсу SPI, с двунаправленной линией данных. В каждом цикле обмена по интерфейсу SPI передаются два байта информации. В первом байте передаётся адрес регистра данных, во втором байте – записываемые или читаемые данные (рис. 8). Старший разряд в байте адреса определяет направление передачи данных: логический 0 обозначает, что один байт данных будет записан в регистр управления модулем по адресу, указанному в семи младших разрядах байта адреса. Логическая 1 обозначает, что один байт данных будет считываться из регистра модуля по адресу, указанному в семи младших разрядах байта адреса. Скорость передачи данных по интерфейсу SPI равна 16 Мбит/с.

В таблице 2 приведены регистры управления модуля, доступные по шине SPI.



Автомат, реализующий работу модуля по шине SPI, работает от внешнего тактового генератора, сигнал которого должен быть подан на контакт 81 интерфейсного разъёма с частотой 41,6(6) МГц.

Устройство модуля позволяет управлять режимами работы АЦП. Для изменения режима работы АЦП необходимо записать в него управляющее слово. Запись производится в следующей последовательности:

- записать младший байт управляющего слова в регистр ADC8DL;
- записать старший байт управляющего слова в регистр ADC8DH;
- записать номер необходимого АЦП в регистр ADC8DA;

В качестве управляющих слов могут быть использованы следующие коды:

- 0xD000, включение встроенного PLL (Тактовая частота больше 60 МГц);
- 0xD002, выключение встроенного PLL (тактовая частота меньше 80 МГц);
- 0xF800, включение режима пониженного энергопотребления;
- 0xF000, выключение режима пониженного энергопотребления.

Другие управляющие коды можно найти в описании на АЦП ADS5500 [1].

Для функционирования модуля требуется конфигурация установленной на нём ПЛИС EP2C35F672 после подачи питания. Для этого используются контакты интерфейсного разъёма 99 (DATA0), 97(n_Config), 96(CONF_DONE), 95(DCLK) и 100(nSTATUS), через которые производится загрузка в память ПЛИС конфигурационного файла ADC_8.rbf из комплекта поставки модуля. Загрузка конфигурационного файла осуществляется по конфигурационной схеме «Passive Serial» (PS), применяемой фирмой ALTERA для FPGA Cyclone II [3] для одной ПЛИС, от внешнего HOST из пользовательского ФПО.

Питание модуля осуществляется от источника постоянного тока +5B, потребляемый ток не более 0.9A.



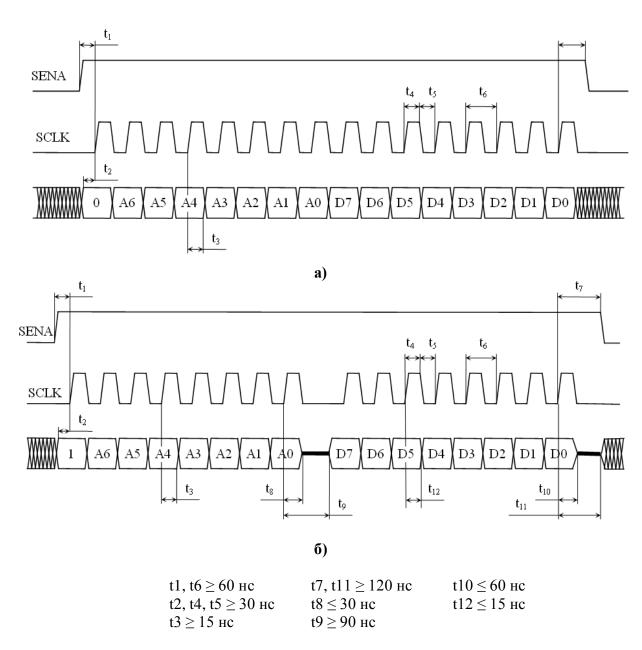


Рис. 8 Временные диаграммы интерфейса SPI для цикла записи (а) и цикла чтения (б)

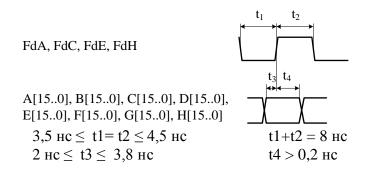


Рис. 9 Временная диаграмма сигналов в цепях выходных портов интерфейса передачи данных



Таблица 2. Регистры управления Модуля АДС-8-14

Наименование	Адрес регистра		Функциональное
регистра	на шине SPI	на шине SPI	назначение
управления	A[70]	D[70]	
ADC8C0 - Регистр			При записи кода в регистр, к порту DA
коммутации порта			подключается:
DA интерфейса	0x00	0x00	выход АЦП1;
передачи данных		0x01	выход АЦП2;
		0x02	выход АЦПЗ;
		0x03	выход АЦП4;
		0x04	выход АЦП5;
		0x05	выход АЦП6;
		0x06	выход АЦП7;
		0x07	выход АЦП8;
		0x08	формирователь потока тестовых кодов.
			При чтении регистра, читается количество
			переполнений АЦП1 на 256 отсчетов.
ADC8C1 - Регистр			При записи кода в регистр, к порту DB
коммутации порта			подключается:
DB интерфейса	0x01	0x00	выход АЦП1;
передачи данных		0x01	выход АЦП2;
		0x02	выход АЦПЗ;
		0x03	выход АЦП4;
		0x04	выход АЦП5;
		0x05	выход АЦП6;
		0x06	выход АЦП7;
		0x07	выход АЦП8;
		0x08	формирователь потока тестовых кодов.
			При чтении регистра, читается количество
			переполнений АЦП2 на 256 отсчетов.
ADC8C2 - Регистр			При записи кода в регистр, к порту DC
коммутации порта			подключается:
DC интерфейса	0x02	0x00	выход АЦП1;
передачи данных		0x01	выход АЦП2;
		0x02	выход АЦПЗ;
		0x03	выход АЦП4;
		0x04	выход АЦП5;
		0x05	выход АЦП6;
		0x06	выход АЦП7;
		0x07	выход АЦП8;
		0x08	формирователь потока тестовых кодов.
			При чтении регистра, читается количество
			переполнений АЦПЗ на 256 отсчетов.



Наименование регистра регистра регистра управления Адрес регистра на шине SPI ДП дина дине SPI дина дина дина дина дина дина дина дина	DD
управления A[70] D[70] ADC8C3 - Регистр коммутации порта При записи кода в регистр, к порту подключается: DD интерфейса передачи данных 0x03 0x00 выход АЦП1; ох01 выход АЦП2; ох02 выход АЦП3; ох03 выход АЦП4; ох04 выход АЦП4; ох04 выход АЦП5;	DD
АDC8C3 - Регистр коммутации порта DD интерфейса передачи данных 0x03 0x00 0x01 0x02 0x03 0x02 0x03 0x04 0x04 При записи кода в регистр, к порту подключается: 0x01 0x01 0x01 0x02 0x03 0x04 Выход АЦП1; 0x04 Выход АЦП4; 0x04	DD
коммутации порта DD интерфейса передачи данных 0x03 0x00 выход АЦП1; 0x01 выход АЦП2; 0x02 выход АЦП3; 0x03 выход АЦП4; 0x04 выход АЦП5;	
DD интерфейса передачи данных 0x03 0x00 выход АЦП1; выход АЦП2; выход АЦП3; ох02 0x03 выход АЦП3; выход АЦП4; ох04 выход АЦП4; выход АЦП5;	
передачи данных	
0х02 выход АЦП3; 0х03 выход АЦП4; 0х04 выход АЦП5;	
0х03 выход АЦП4; 0х04 выход АЦП5;	
0х04 выход АЦП5;	
0х05 выхол АПП6.	
ones burred rigite,	
0х06 выход АЦП7;	
0х07 выход АЦП8;	
0х08 формирователь потока тестовых кодов.	
При чтении регистра, читается количе	ство
переполнений АЦП4 на 256 отсчетов.	
АDC8C4 - Регистр При записи кода в регистр, к порту	DE
коммутации порта подключается:	
DE интерфейса 0x04 0x00 выход АЦП1;	
передачи данных 0х01 выход АЦП2;	
0х02 выход АЦПЗ;	
0х03 выход АЦП4;	
0х04 выход АЦП5;	
0х05 выход АЦП6;	
0х06 выход АЦП7;	
0х07 выход АЦП8;	
0х08 формирователь потока тестовых кодов.	
При чтении регистра, читается количе	ство
переполнений АЦП5 на 256 отсчетов.	DE
АDC8C5 - Регистр При записи кода в регистр, к порту	DF
коммутации порта подключается: подключается: DF интерфейса 0x05 0x00 выход АЦП1;	
передачи данных 0х01 выход АЦП2; 0х02 выход АЦП3;	
0х02 выход АЦП3; 0х03 выход АЦП4;	
0х03 выход АЦП4; 0х04 выход АЦП5;	
0х04 выход АЦП3; 0х05 выход АЦП6;	
0х06 выход АЦП7;	
0х07 выход АЦП8;	
0х08 формирователь потока тестовых кодов.	
При чтении регистра, читается количе	ство
переполнений АЦП6 на 256 отсчетов.	



Наименование	Адрес регистра	Код данных	Функциональное
регистра	на шине SPI	на шине SPI	
	A[70]	D[70]	masma tenne
управления	A[/U]	<i>D</i> [/0]	They convey work a nonverse w years DC
ADC8C6 - Регистр			При записи кода в регистр, к порту DG
коммутации порта	0.06	0.00	подключается:
DG интерфейса	0x06	0x00	выход АЦП1;
передачи данных		0x01	выход АЦП2;
		0x02	выход АЦПЗ;
		0x03	выход АЦП4;
		0x04	выход АЦП5;
		0x05	выход АЦП6;
		0x06	выход АЦП7;
		0x07	выход АЦП8;
		0x08	формирователь потока тестовых кодов.
			При чтении регистра, читается количество
			переполнений АЦП7 на 256 отсчетов.
ADC8C7 - Регистр			При записи кода в регистр, к порту DH
коммутации порта			подключается:
DH интерфейса	0x07	0x00	выход АЦП1;
передачи данных	ONOT	0x01	выход АЦП2;
передачи данных		0x01 0x02	выход АЦП2, выход АЦП3;
		0x02 0x03	выход АЦП3, выход АЦП4;
		0x03 0x04	выход АЦП4, выход АЦП5;
		0x05	выход АЦП6;
		0x06	выход АЦП7;
		0x07	выход АЦП8;
		0x08	формирователь потока тестовых кодов.
			При чтении регистра, читается количество
			переполнений АЦП8 на 256 отсчетов.
ADC8DL – Регистр			В регистр записывается младший байт
управления	0x08		данных слова управления посылаемого в
настройками АЦП			АЦП.
(младший байт)			
ADC8DH – Регистр			В регистр записывается старший байт
управления	0x09		данных слова управления посылаемого в
настройками АЦП			АЦП.
(старший байт)			·
ADC8DA – Регистр			В регистр записывается номер выбираемого
управления	0x0A	0x00	АЦП.
настройками АЦП		0x07	•
(номер)			
ADC8FC – Регистр	0x0B		Регистр предназначен для управления
управления	ONOD		тестовым FIFO. Разряды D7D0
тестового FIFO			зарезервированы.
	0x12		
ADC8FS – Регистр	UX12		Чтение из регистра в разряде:
статуса тестового			D0 0 – в тестовом FIFO есть данные,
FIFO и тактовой			1 – тестовое FIFO пустое;
частоты			D1 0 – тестовое FIFO не наполнено,
			1 – FIFO наполнено полностью;





D2 0 – тактовая частота АЦП отсутствует,
1 – тактовая частота АЦП подана.
Разряды D7D3 зарезервированы.

Наименование	Адрес регистра	Код данных	Функциональное
регистра	на шине SPI	на шине SPI	назначение
управления	A[70]	D[70]	
ADC8FSC -	0x18		Регистр предназначен для переключения
Регистр управления			внешней и внутренней тактовой частоты.
входом тактовой		0x00	Подключена внешняя частота со входа Fs
частоты		0x01	Подключена внутренняя частота clk.
ADC8FN – Регистр	0x7D		Регистр содержит информацию о версии
номера версии			модуля.
ADC8FI – Регистр	0x7E	0x01	Регистр содержит идентификатор модуля.
идентификации			
модуля			
ADC8TEST -	0x7F		
Тестовый регистр			



5 Маркировка и пломбирование

На модуль наносятся пояснительные надписи, а также заводской номер.

Наименование модуля выполнено на свободном месте печатной платы способом, которым выполняется проводящий рисунок. Высота знаков не менее 2 мм.

Номер модификации модуля, заводской номер и характеристики варианта исполнения модуля выполняются в виде самоклеющихся ламинированных этикеток наклеенных на свободных местах платы.

Модуль имеет маркировку позиционных обозначений ЭРЭ выполненных методом шелкографии.

На модуле, принятом ОТК, наносится штамп ОТК методом клеймения.

Упаковка пломбируется в двух местах пломбами ОТК и производителя.



6 Упаковка

Упаковка обеспечивает сохранность модуля при транспортировании и в условиях хранения в складских хранилищах.

Упаковка представляет собой картонную коробку и включает в себя полиэтиленовые антистатические пакеты, в которые укладывается комплект поставки модуля в соответствии с п. 3. В коробке модуль при необходимости уплотняется прокладками.

Габаритные размеры упаковки модуля 150х130х40 мм.



7 Правила эксплуатации

7.1 Эксплуатационные ограничения

Электропитание модуля осуществляется от источника постоянного напряжения с параметрами $U=(5\pm0,25)$ B, Imin=0,9 A и подается на соответствующие контакты интерфейсного разъема (см. приложение A).

Модуль должен эксплуатироваться в отапливаемых помещениях при:

- температуре окружающей среды от 5^{0} С до $+40^{0}$ С;

- относительной влажности не более 80% при $t + 25^{0}$ C;

– атмосферном давлении720 ... 780 мм. рт. рт.

Температура хранения модуля от - 60° С до +70° С.

7.2 Работа с модулем

7.2.1 Меры безопасности при работе с модулем

Модуль, после установки на материнский модуль и подключения к ПЭВМ, должен относиться к 1 классу электротехнических изделий по способу защиты человека от поражения электрическим током согласно ГОСТ 12.2.007.0-75.

Защитное заземление модуля должно осуществляться через кабель питания ПЭВМ имеющий заземляющую жилу и вилку с заземляющим контактом. Рабочее место должно быть оборудовано розетками с контактами защитного заземления.

К работе с модулем допускается персонал, прошедший обучение в соответствии с требованиями ГОСТ 12.0.0004-90, изучивший эксплуатационную документацию на модуль и имеющий квалификационную группу по электробезопасности не ниже третьей для работы с установками до 1000 В.

Установку модуля на материнские платы и подключение их к ПЭВМ, а так же демонтаж модуля производите только при отключенном напряжении электропитания.

Модуль содержит чувствительные к статическому электричеству элементы, поэтому перед извлечением платы из антистатического пакета обеспечьте меры по снятию с себя статического электричества.

Не допускайте значительного изгиба ПП модуля при его установке и демонтаже, а так же перекосов и механических напряжений в присоединительных разъемах из-за возможности повреждения проводников и радиоэлементов.



В случае охлаждения корпуса модуля до отрицательных температур не подавайте на модуль напряжения питания, дождитесь нагрева корпуса до рабочей температуры и полного испарения конденсата.

7.2.2 Правила и порядок осмотра и проверки готовности модуля к использованию

Осмотр и проверку готовности модуля проводить в следующей последовательности:

- изучите меры безопасности изложенные в п. 7.2.1;
- проверьте комплектность поставки полученного модуля в соответствии с п. 3;
- после извлечения содержимого из упаковки произведите наружный осмотр модуля.
 Проверьте состояние ВЧ и НЧ разъемов, элементов установленных на модуль, обратив внимание на отсутствие механических повреждений и четкости маркировки.

При обнаружения дефектов и отклонений зарегистрировать их в установленном порядке в паспорте на модуль. Модуль с обнаруженными дефектами к эксплуатации не допускается.

7.2.3 Указания по включению и подготовке модуля к работе

Модуль предназначен для работы в составе устройств цифровой обработки радиосигналов выполненных на устанавливаемых в ПЭВМ платах.

Далее, в качестве примера, рассматривается использование модуля совместно с платой формата PCI – модулем MBDSP-T64-2-M12.

Если модуль и устройство MBDSP-T64-2-M12 приобретались отдельно, то для подключения по ВЧ требуются соединительные кабели. Комплект кабелей Вы можете заказать у производителя или изготовить самостоятельно с использованием разъемов из комплекта поставки.

Установку модуля производите в следующей последовательности:

- установите модуль на MBDSP-T64-2-M12 и закрепите его используя стойки и винты из комплекта поставки;
- установите и закрепите другие субмодули требующиеся в Вашей конфигурации (в нашем примере два PDDC-24-24 и FFD-1);
 - подключите соединительные кабели в соответствии со схемой приведенной на рис. 10.;

Примечание: при использовании в составе других устройств или модификаций MBDSP-T64-2 схема соединений ВЧ кабелями может незначительно отличаться. На рис. 11 показан вид модуля MBDSP-T64-2-M12 с установленным на него модулем ADC-8-14, субмодулями PDDC-24-24 и FFD-1.



– выполните установку MBDSP-T64-2 в ПЭВМ в соответствии с РЭ на материнский модуль [5];

7.2.4 Порядок контроля работоспособности модуля

Программное обеспечение из комплекта поставки устройства MBDSP-T64-2 позволяет выполнять конфигурирование модуля, управление им, а так же выполнять контроль его работоспособности.

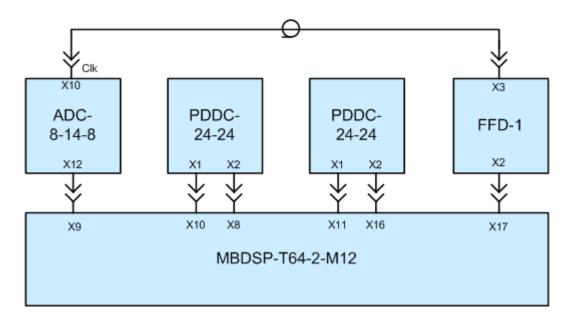


Рис. 10 Схема подключения модуля ADC-8-14



Рис. 11 Вид MBDSP-T64-2-M12 с установленным модулем ADC-8-14



Для проведения проверки работоспособности модуля соберите схему, приведенную на рис. 10 (модули PDDC-24-24 можно не устанавливать, т.к. при тестировании модуля они не используются) и выполните:

- п. 2.3.2 РЭ на модуль MBDSP-T64-2 [4];
- п. 5.3.7 Руководства по программированию [5].

При положительных результатах тестирования цифровых интерфейсов модуля, можно перейти к проверке аналоговой части модуля, для этого:

- в окне «управление» программы тестирования «Монитор DSP6416-2» установите вход
 тактовой частоты внутренний, тактовую частоту АЦП 80 МГц;
- подайте на аналоговый вход модуля (Вход 1...Вход8) сигнал с тестового генератора с параметрами Sin +7 дБм, частотой 140 МГц;
- выполните контроль осциллограммы, сигнала АЦП, для данного канала руководствуясь п. 5.2.4 руководства по программированию [5];
 - проконтролируйте осциллограммы по описанной методике для всех аналоговых входов;
- подайте на вход тактовой частоты Fs (разъем X9) сигнал опорной частоты от внешнего генератора с параметрами Sin +13 дБм, частотой 80 М Γ ц;
- переключите в окне «управление» программы тестирования «Монитор DSP6416-2» вход тактовой частоты на внешний;
- выполните контроль осциллограммы, сигнала АЦП, для любого из входных каналов руководствуясь п. 5.2.4 руководства по программированию [5].

Модуль считается исправным и допускается к эксплуатации, если результаты тестирования цифровых интерфейсов положительны, осциллограммы входных сигналов со всех входов идентичны, максимальной амплитуды, без сбоев и перегрузки АЦП и модуль функционирует как при внешней, так и внутренней частоте тактирования.

7.2.5 Поиск и устранение неисправностей в работе модуля

В результате выполнения п. 7.2.4. могут быть выявлены неисправности в работе модуля вызванные выходом из строя элементов модуля, либо нарушением контакта разъемных соединений модуля с внешними устройствами.

В случаях сбоя в работе модуля вызванных нарушениями разъемных соединений устраните их и выполните заново п.7.2.4 настоящего РЭ. Отрицательные результаты, полученные повторно после устранения неисправностей, свидетельствуют об аппаратных поломках модуля. В этом случае составьте рекламационный акт неисправности и направьте неисправный модуль на ремонт предприятию-изготовителю.



7.2.6 Порядок выключения и демонтажа модуля

Выключение модуля производится путем отключения напряжения электропитания ПЭВМ в которой он эксплуатируется.

Демонтаж модуля выполнять в следующей последовательности:

- обесточьте ПЭВМ;
- откройте корпус ПЭВМ и обеспечьте свободный доступ к слотам PCI;
- отсоедините от материнского модуля, на котором установлен модуль ADC-8-14, все подключенные кабели и жгуты;
 - открутите винт крепящий материнский модуль к корпусу ПЭВМ;
 - извлеките материнский модуль из слота PCI;
- отсоедините все кабели, подключающие модуль к другим мезонинам и материнскому модулю;
 - открутите все крепежные винты модуля;
 - отсоедините модуль от материнского устройства;

После демонтажа модуль, CD, документацию и крепеж из комплекта поставки уложить в штатную упаковку.

7.2.7 Действия в экстремальных условиях

При коротком замыкании в аппаратуре ПЭВМ, в которой используется модуль, обесточьте её. Отключите кабели питания от сети 50 Гц, 220 В.

При загорании аппаратуры разрешается пользоваться огнетушителями углекислотными типа OУ-2, OУ-5.



8 Хранение

Гарантийный срок хранения модуля – 2 года со дня изготовления.

Гарантийный срок эксплуатации модуля — 1 год в пределах гарантийного срока хранения со дня ввода в эксплуатацию. После 1 года хранения дальнейший срок хранения входит в срок эксплуатации.

Модуль должен храниться в упакованном виде в сухих, отапливаемых и вентилируемых помещениях при температуре от 5 до $40\,^{0}$ С и относительной влажности не более 80%.

Упаковка, упаковочные материалы и способы упаковки должны обеспечивать предохранение модуля от повреждений и статического электричества.

При подготовке модуля к длительному хранению необходимо провести консервацию. Метод консервации заключается в изоляции модуля от окружающей среды с помощью упаковочных антистатических материалов с последующим осушением воздуха в изолированном объеме влагопоглотителем (силикагелем).



9 Транспортирование

Модуль транспортировать в штатной упаковке водным, воздушным, железнодорожным или автомобильным транспортом на любое расстояние без ограничения скорости, в соответствии с правилами, действующими на соответствующем виде транспорта.

Упакованный модуль при транспортировании должен быть закреплен так, чтобы в пути не было его смещения и ударов упаковки.

При транспортировании модуль должен быть защищен от воздействия атмосферных осадков.

Транспортирование модуля внутри помещений должно осуществляется в антистатической упаковке.



Литература

- 1. 14 bit, 125 MSPS Analog-to-Digital Converter ADS5500. Texas Instruments, Inc. 2004.
- 2. Cyclone II Device Handbook. Altera Corporation, 2006.
- 3. Configuration Handbook. Altera Corporation, 2006.
- 4 "Модуль MBDSP-T64-2. Руководство по эксплуатации", ООО "Резонанс РД", Ростов на Дону, 2006 г.
- 5. "Устройства ЦОС серии RDMA. Руководство по программированию", ООО "Резонанс РД", Ростов на Дону, 2006 г.



Приложение А. Пользовательские разъемы модуля

Модуль имеет одиннадцать пользовательских разъемов:

- X1...X8 розетка типа LEMO EPL.00.250.NTN. Аналоговые входы сигнала ПЧ с первого по восьмой АЦП соответственно. Ответный разъем вилка кабельная типа FFA.00.250.NTAC29;
- X9 розетка типа LEMO EPL.00.250.NTN. Вход внешней тактовой частоты АЦП. Ответный разъем вилка кабельная типа FFA.00.250.NTAC29. Форма входного сигнала Sin, максимальная амплитуда плюс 13 дБм;
- X10 розетка типа ММСХ-908-24100. Вход внутренней тактовой частоты АЦП. Ответный разъем вилка кабельная типа ММСХ 908-433000.
- X12 вилка типа TOLC-145-12-S-Q-LC. Интерфейсный разъем модуля. Ответный разъем розетка типа SOLC-145-02-S-Q-LC. Назначение и номера контактов разъема приведены в табл. А1. Электрические параметры сигналов на всех функциональных контактах соответствуют требованиям к сигналам логики LVCMOS (2,0B \leq Uлог.1 \leq 4,1B, -0,5B \leq Uлог.0 \leq 0,7B).



Таблица А1. Интерфейсный разъем Х12 модуля

Пепь Тип Описание Пепь Тип Пепь Пепь		Габлица А1. Интерфейсный разъем Х12 модуля				
121				Описание		
120						
126						
119		A2				
108 A5 О 124 A6 О 107 A7 О 123 A8 О 106 A9 О 104 A10 О 105 A11 О 148 A12 О 102 A13 О 122 A14 О 103 A15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 130 B1 О О 130 B1 О О 154 B3 О О 153 B5 О О 114 B6 О О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О	126	A3	O			
124 А6 О 107 А7 О 123 А8 О 106 А9 О 104 А10 О 105 А11 О 148 А12 О 102 А13 О 122 А14 О 103 А15 О 118 ЕМА І Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 ВО О О 130 В1 О О 154 В3 О О 153 В5 О О 115 В4 О О 153 В8 О О 112 В9 О 125 В10 О 111 В11 О 128 В14 О 109 В15	119	A4	О			
107 A7 О 123 A8 О 106 A9 О 104 A10 О 105 A11 О 148 A12 О 102 A13 О 122 A14 О 103 A15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О О 130 B1 О О 154 B3 О О 154 B3 О О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О	108	A5	O			
123 A8 О 106 A9 О 104 A10 О 105 A11 О 148 A12 О 102 A13 О 122 A14 О 103 A15 О 118 ENIA I Bxод разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О Выход частоты тактирования данных канала А. 130 B1 О О 154 B3 О О 153 B5 О О 114 B6 О О 153 B5 О О 113 B8 О О 112 B9 О О 112 B9 О О 111 B11 О О 110 B13 О О 110 B13 О О 110 B13 <td>124</td> <td>A6</td> <td>O</td> <td></td>	124	A6	O			
123 A8 О 106 A9 О 104 A10 О 105 A11 О 148 A12 О 102 A13 О 122 A14 О 103 A15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 116 B2 О 154 B3 О 115 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий. </td <td>107</td> <td>A7</td> <td>О</td> <td>Параддан над инина вырода кода данных (канад А)</td>	107	A7	О	Параддан над инина вырода кода данных (канад А)		
104 A10 О 105 A11 О 148 A12 О 102 A13 О 122 A14 О 103 A15 О 118 ENIA I Bxод разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О О 130 B1 О О 116 B2 О О 154 B3 О О 153 B5 О О 114 B6 О О 113 B8 О О 112 B9 О О 125 B10 О О 111 B11 О О 129 B12 О О 110 B13 О О 112 B9 О О 110 B13 О О 128 B14	123	A8	О	параллельная шина вывода кода данных (канал А).		
105 A11 О 148 A12 О 102 A13 О 122 A14 О 103 A15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 116 B2 О 154 B3 О 115 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	106	A9	О			
148 A12 О 102 A13 О 122 A14 О 103 A15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 154 B3 О 154 B3 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	104	A10	О			
102 A13 О 122 A14 О 103 A15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 116 B2 О 154 B3 О 155 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 111 B11 О 125 B10 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	105	A11	O			
122 А14 О 103 А15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 116 B2 О 154 B3 О 155 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	148	A12	O			
103 A15 О 118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 116 B2 О 154 B3 О 155 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Bxод разрешения данных канала В. Активный низкий.	102	A13	О			
118 ENIA I Вход разрешения данных канала А. Активный низкий. 149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 116 B2 О 154 B3 О 155 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	122	A14	О			
149 FdA О Выход частоты тактирования данных канала А. 132 B0 О 130 B1 О 116 B2 О 154 B3 О 155 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	103	A15	O			
132 B0 О 130 B1 О 116 B2 О 154 B3 О 115 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	118	ENIA	I	Вход разрешения данных канала А. Активный низкий.		
130 B1 О 116 B2 О 154 B3 О 115 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	149	FdA	О	Выход частоты тактирования данных канала А.		
116 B2 О 154 B3 О 115 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	132	В0	О			
154 B3 О 115 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Bход разрешения данных канала В. Активный низкий.	130	B1	О			
115 B4 О 153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	116	B2	О			
153 B5 О 114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	154	В3	О			
114 B6 О 152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	115	B4	O			
152 B7 О 113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	153	B5	О			
113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	114	В6	О			
113 B8 О 112 B9 О 125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	152	B7	0	Параддан ная нимиа вырода коло долиму (колод D)		
125 B10 О 111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	113	B8	0	тараллельная шина вывода кода данных (канал в).		
111 B11 О 129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	112	В9	O			
129 B12 О 110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	125	B10	O			
110 B13 О 128 B14 О 109 B15 О 117 ENIB I Вход разрешения данных канала В. Активный низкий.	111	B11	O			
128 B14 O 109 B15 O 117 ENIB I Вход разрешения данных канала В. Активный низкий.	129	B12	O			
109 B15 O 117 ENIB I Вход разрешения данных канала В. Активный низкий.	110	B13	О			
117 ENIB I Вход разрешения данных канала В. Активный низкий.	128	B14	О			
	109	B15	0			
150 FdB О Выход частоты тактирования данных канала В.	117	ENIB	I	Вход разрешения данных канала В. Активный низкий.		
	150	FdB	0	Выход частоты тактирования данных канала В.		



продолжение гаолицы Ат			
Контакт	Цепь	Тип	Описание
136	C0	О	
166	C1	О	
131	C2	О	
164	C3	О	
135	C4	О	
163	C5	О	
134	C6	О	
162	C7	О	Параллельная шина вывода кода данных (канал С).
159	C8	О	Параллельная шина вывода кода данных (канал С).
161	C9	О	
158	C10	О	
160	C11	О	
133	C12	О	
155	C13	О	
157	C14	О	
156	C15	О	
167	ENIC	I	Вход разрешения данных канала С. Активный низкий.
165	FdC	О	Выход частоты тактирования данных канала С.
143	D0	О	
142	D1	О	
147	D2	О	
141	D3	О	
173	D4	О	
146	D5	О	
172	D6	О	
145	D7	О	Параллельная шина вывода кода данных (канал D).
171	D8	О	Параллельная шина вывода кода данных (канал D).
144	D9	О	
170	D10	О	
139	D11	О	
169	D12	O	
138	D13	0	
168	D14	O	
137	D15	0	
140	ENID	I	Вход разрешения данных канала D. Активный низкий.
151	FdD	O	Выход частоты тактирования данных канала D.



продолжение гаолицы Ат				
Контакт	Цепь	Тип	Описание	
25	E0	О		
18	E1	0		
19	E2	О		
26	E3	О		
20	E4	О		
40	E5	О		
28	E6	О		
41	E7	О	Параллельная шина вывода кода данных (канал Е)	
29	E8	О	Параллельная шина вывода кода данных (канал Е)	
42	E9	О		
46	E10	О		
43	E11	О		
16	E12	О		
44	E13	О		
17	E14	О		
45	E15	О		
30	ENIE	I	Вход разрешения данных канала Е. Активный низкий.	
14	FdE	О	Выход частоты тактирования данных канала Е.	
21	F0	О		
22	F1	О		
32	F2	О		
10	F3	О		
33	F4	О		
11	F5	О		
34	F6	О		
12	F7	0	Параллельная шина вывода кода данных (канал F).	
35	F8	0	параллельная шина вывода кода данных (канал т).	
36	F9	0		
27	F10	0		
37	F11	0		
23	F12	0		
38	F13	0		
24	F14	0		
39	F15	0		
31	ENIF	I	Вход разрешения данных канала F. Активный низкий.	
13	FdF	0	Выход частоты тактирования данных канала F.	



продолжение гаолицы Ат		1	
Контакт	Цепь	Тип	Описание
74	G0	O	
53	G1	0	
78	G2	О	
54	G3	0	
75	G4	0	
55	G5	О	
76	G6	О	
56	G7	О	Параллельная шина вывода кода данных (канал G).
59	G8	О	Параллельная шина вывода кода данных (канал о).
57	G9	О	
60	G10	О	
58	G11	O	
77	G12	О	
62	G13	O	
61	G14	О	
63	G15	О	
8	ENIG	I	Вход разрешения данных канала G. Активный низкий.
9	FdG	О	Выход частоты тактирования данных канала G.
68	Н0	О	
69	H1	О	
64	H2	О	
70	Н3	О	
47	H4	О	
65	H5	О	
48	Н6	О	
66	H7	O	Параллельная шина вывода кода данных (канал Н).
49	Н8	0	параллольная шина вывода кода данных (канал 11).
67	Н9	O	
50	H10	O	
71	H11	0	
51	H12	O	
72	H13	0	
52	H14	О	
73	H15	0	
15	ENIH	I	Вход разрешения данных канала Н. Активный низкий.
85	FdH	0	Выход частоты тактирования данных канала Н.
1		1	-

32





Контакт	Цепь	Тип	Описание
79	SDI	I/O/Z	Линия данных SPI
101	SCLK	I	Линия тактового сигнала SPI
80	SENA	I	Линия разрешения передачи данных по SPI
82	U0	I/O/Z	
83	U1	I/O/Z	Zanazannunanayyy
84	U2	I/O/Z	Зарезервированы
81	U3	I/O/Z	
		Ли	инии питания
174180	+5 B	Питание	Максимальный суммарный ток 7 А
17, 9092	GND	Земля	
	k	Сонфигурацион	ные линии ПЛИС модуля
97	nCONFIG	I	Линия управления конфигурацией
100	nSTATUS	I/O	Линия состояния конфигурации
96	CONF_DONE	I/O	Линия состояния конфигурации
95	DCLK	I	Линия тактирования конфигурационных данных
99	DATA0	I	Линия ввода конфигурационных данных

Важные замечания

ООО "Резонанс РД" оставляет за собой право модификации своих продуктов, и прекращать выпуск и поддержку без уведомления пользователей этих продуктов и предоставления им какой либо информации о возможных заменах или применению продукции третьих фирм.

ООО "Резонанс РД" ведет постоянную работу по улучшению своих продуктов, в том числе и сопроводительной документации, однако это не значит, что предоставляемые материалы полностью свободны от ошибок и обладают исчерпывающей полнотой. ООО "Резонанс РД" предоставляет техническую поддержку своих продуктов по электронной почте (Email: support@resonance.ru), но не гарантирует предоставления полной и исчерпывающей информации по возникающим у пользователей вопросам.

ООО "Резонанс РД" не несет ответственности за неправильное применение своих продуктов в составе других изделий и не несет ответственности за работоспособность этих изделий.

ООО "Резонанс РД" не несет ответственности за работоспособность и безопасность своих продуктов при нарушении максимальных рабочих режимов или условий эксплуатации.

Все зарегистрированные торговые марки и товарные знаки являются собственностью их правообладателей.